

AN14202

从KE15Z256到KE17Z512的迁移指南

第1.0版—2024年5月7日

应用笔记

文档信息

信息	内容
关键词	AN14202、Kinetis E系列、KE17Z512、KE15Z256、迁移指南、闪存控制器 (FMC)、触摸感应输入 (TSI)、引脚分配
摘要	本文对KE17Z512和KE15Z256系列芯片的功能进行了对比，介绍了它们的引脚分配情况以及在两个平台之间进行迁移的步骤。



1 介绍

KE17Z512是恩智浦Kinetis E系列继KE18F、KE15Z、KE16Z和KE17Z之后的一个新产品。它与KE15Z相似，但升级了TSI功能，有助于实现复杂的触摸解决方案。本应用笔记对KE17Z512和KE15Z256系列MCU器件之间的差异进行了对比，可以用作这两个平台之间的迁移指南。

[表1](#)列出了闪存最高到256KB的KE15Z/14Z系列的部件。

表1. 最高到256KB闪存的KE15Z/14Z系列的部件

型号	频率 (MHz)	闪存 (KB)	SRAM (KB)	FlexNVM/ FlexRAM (KB)	TSI 通道 (TSIO)	GPIO	ADC 通道	封装 (LQFP)
MKE15Z256VLL7	72	256	32	32/2	25	89	ADC0(16) ADC1(12)	100
MKE15Z128VLL7	72	128	16	32/2	25	89	ADC0(16) ADC1(12)	100
MKE14Z256VLL7	72	256	32	32/2	-	89	ADC0(16) ADC1(12)	100
MKE14Z128VLL7	72	128	16	32/2	-	89	ADC0(16) ADC1(12)	100
MKE15Z256VLH7	72	256	32	32/3	25	58	ADC0(16) ADC1(11)	64
MKE15Z128VLH7	72	128	16	32/4	25	58	ADC0(16) ADC1(11)	64
MKE14Z256VLH7	72	256	32	32/5	-	58	ADC0(16) ADC1(11)	64
MKE14Z128VLH7	72	128	16	32/6	-	58	ADC0(16) ADC1(11)	64

KE17Z512系列目前共有六种型号，如[表2](#)所示。

表2. 闪存高达512KB的KE17Z512系列的部件

型号	频率 (MHz)	闪存 (KB)	SRAM (KB)	TSI通道	GPIO	ADC0 通道	封装 (LQFP)
MKE17Z512VLL9	96	512	96	TSIO(25) TSII(25)	89	24	100
MKE13Z512VLL9	96	512	96	TSIO(25)	89	24	100
MKE12Z512VLL9	96	512	96	-	89	24	100
MKE17Z512VLH9	96	512	96	TSIO(22) TSII(25)	58	24	64
MKE13Z512VLH9	96	512	96	TSIO(22)	58	24	64
MKE12Z512VLH9	96	512	96	-	58	24	64

1.1 性能对比

[表3](#)列出了KE15Z256和KE17Z512系列在系统资源方面的对比。

表3. KE15Z256与KE17Z512系列的系统资源的对比

元器件	KE15Z256	KE17Z512
内核	72 MHz, Arm Cortex-M0+	96 MHz, Arm Cortex-M0+
闪存	256 KB	512 KB (双存储块, 带交换功能)
RAM	32 KB	96 KB
EEPROM/FlexMemory	2 KB/32 kB	-
Boot ROM	是	-
eDMA	8通道	8通道
硬件加速	MMDVSQ+BME	-
时钟系统	IRC48M ($\pm 1\%$) + IRC8M ($\pm 3\%$) + LPFLL + LPO + OSC32K + OSC4-40M	IRC48M ($\pm 1\%$) + IRC8M ($\pm 3\%$) + LPFLL + LPO + OSC4-40M
ADC	两个12位ADC, 1MSPS	1个12位ADC, 1MSPS
CMP/DAC缓冲区	2/1	1/0
FlexTimer	1个8通道 + 两个4通道FTM	1个8通道 + 两个4通道FTM
		取消了死区时间和正交解码功能
通用定时器	4通道32位LPIT + 16位LPTMR + PDB	4通道32位LPIT + 16位LPTMR
PWT	1	1
RTC	1	1
WDOG	1	1
UART/SPI/I2C	3个LPUART / 两个LPSPI / 两个LPI2C	3个LPUART + 两个SCI / 两个LPSPI / 两个LPI2C
FlexIO	是 (4个定时器+4个移位器)	是 (4个定时器+4个移位器)
TSI	1个25通道 (每个 TSI 有 1 个屏蔽通道)	两个25通道 (每个 TSI 通道可配置为屏蔽通道)
封装	100LQFP、64LQFP	100LQFP、64LQFP

下面的章节对比了KE15Z256和KE17Z512 MCU在内存、时钟和外设方面的差异。

2 结构框图

图1所示为KE15Z256的系统结构框图。

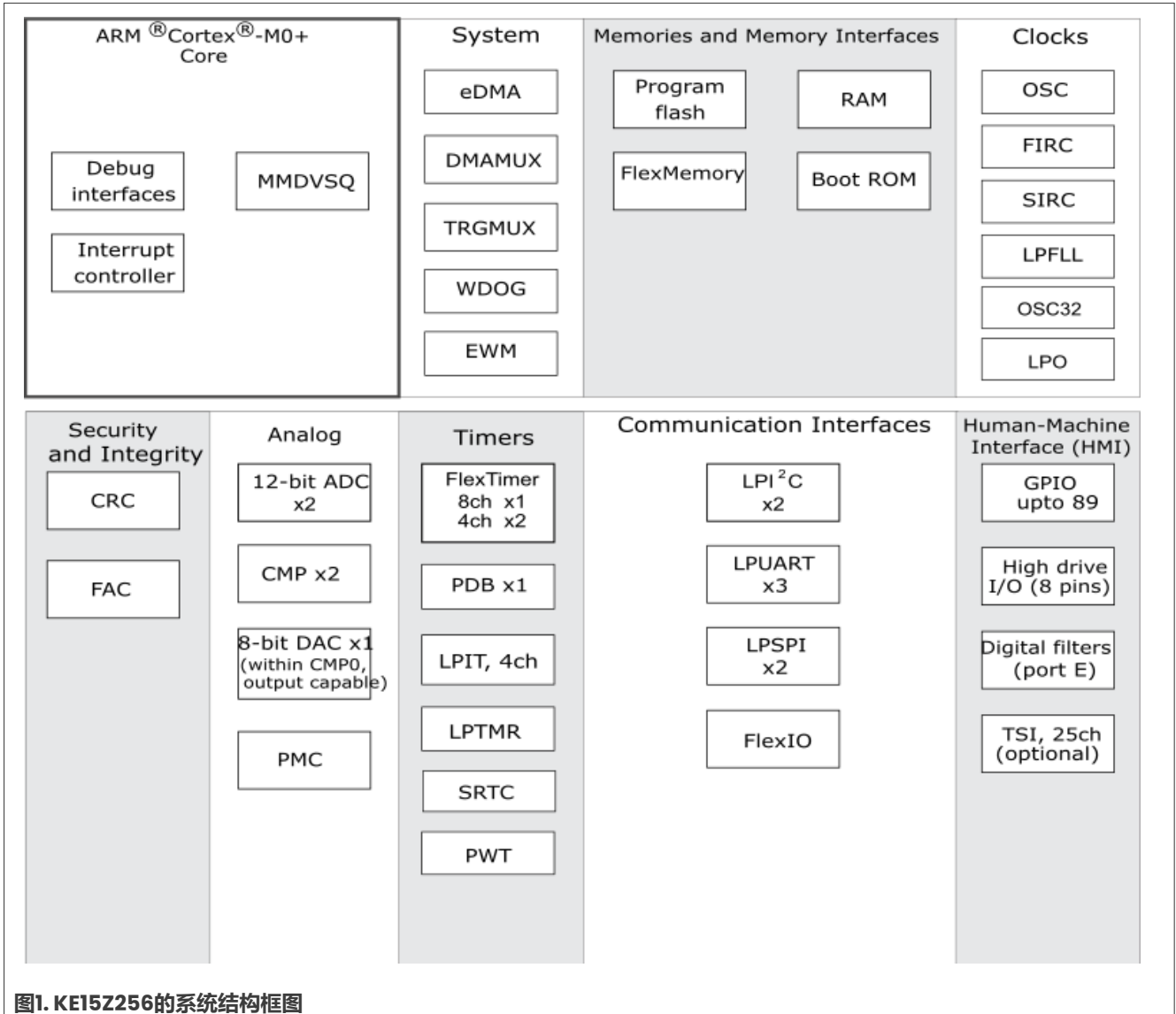


图2所示为KE17Z512的系统结构框图。

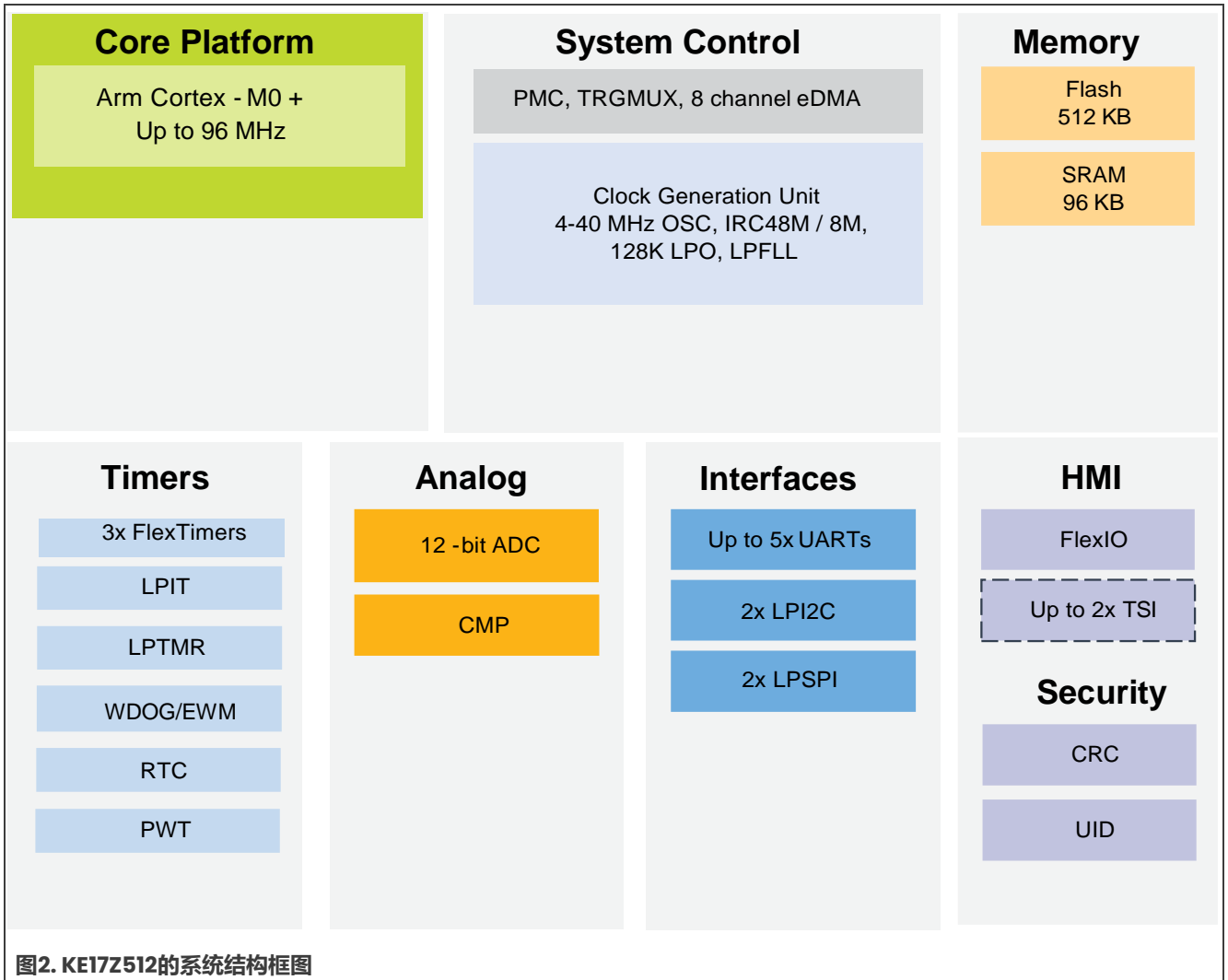


图2. KE17Z512的系统结构框图

3 内存

3.1 闪存

KE17Z512有一个带交换功能的512KB双存储块闪存，但此芯片上没有ROM。交换功能使程序闪存空间的上半部分在进行更新以备将来使用时，下半部分仍可正常工作。

KE17Z512具备闪存控制器（FMC）功能。FMC是闪存块和系统之间的接口。在典型配置中，内核与系统总线时钟的速度比闪存时钟要快。FMC的缓存和预取推测缓冲区允许FMC对闪存访问作出响应时，无需频繁增加等待状态。只要缓存或预取缓冲区中有请求的信息，FMC就可以不增加等待状态而作出响应。

KE15Z256系列有256KB闪存、32KB FlexNVM和2KB FlexRAM。FlexRAM可用作传统RAM或高耐久性EEPROM存储器。

KE15Z256具备闪存访问控制（FAC）功能。FAC是一种可配置的内存保护方案，旨在允许最终用户使用软件库，同时为这些库提供可编程限制。这样，恩智浦或第三方供应商就能够将软件库预编程到芯片中，并将器件分发给可使用这些预编程软件库的最终用户。

3.2 SRAM存储器

KE15Z256的SRAM大小为32KB，而KE17Z512的SRAM大小则为96KB。KE15Z256和KE17Z512的内存对比如表4所示。

表4. KE15Z256和KE17Z512的内存对比

内存	KE15Z256系列		KE17Z512系列
	MKE1xZ256VLL7	MKE1xZ128VLL7	MKE1xZ512 (x = 7/3/2)
	MKE1xZ256VLH7 (x = 5/4)	MKE1xZ128VLH7 (x = 5/4)	
闪存	256 KB: (0x0000_0000-0x0003_FFFF)	128 KB: (0x0000_0000-0x0001_FFFF)	512 KB, 双存储体: (0x0000_0000-0x0007_FFFF)
FlexNVM	32 KB: (0x1000_0000-0x1000_7FFF)	32 KB: (0x1000_0000-0x1000_7FFF)	——
FlexRAM	2 KB: (0x1400_0000-0x1400_07FF)	2 KB: (0x1400_0000-0x1400_07FF)	——
SRAM	32 KB: (0x1FFF_E000-0x2000_5FFF)	16 KB: (0x1FFF_F000-0x2000_2FFF)	96 KB: (0x1FFF_8000-0x2000_FFFF)
	SRAM_L, 8 KB: (0x1FFF_E000-0x1FFF_FFFF) SRAM_U, 24 KB: (0x2000_0000-0x2000_5FFF)	SRAM_L, 4 KB: (0x1FFF_F000-0x1FFF_FFFF) SRAM_U, 12 KB: (0x2000_0000-0x2000_2FFF)	SRAM_L, 32 KB: (0x1FFF_8000-0x1FFF_FFFF) SRAM_U, 64 KB: (0x2000_0000-0x2000_FFFF)
Boot ROM	16 KB: (0x1C00_0000-0x1C00_3FFF)	16 KB: (0x1C00_0000-0x1C00_3FFF)	——

4 时钟分配

图3和图4所示分别为KE15Z256和KE17Z512的时钟分配图。

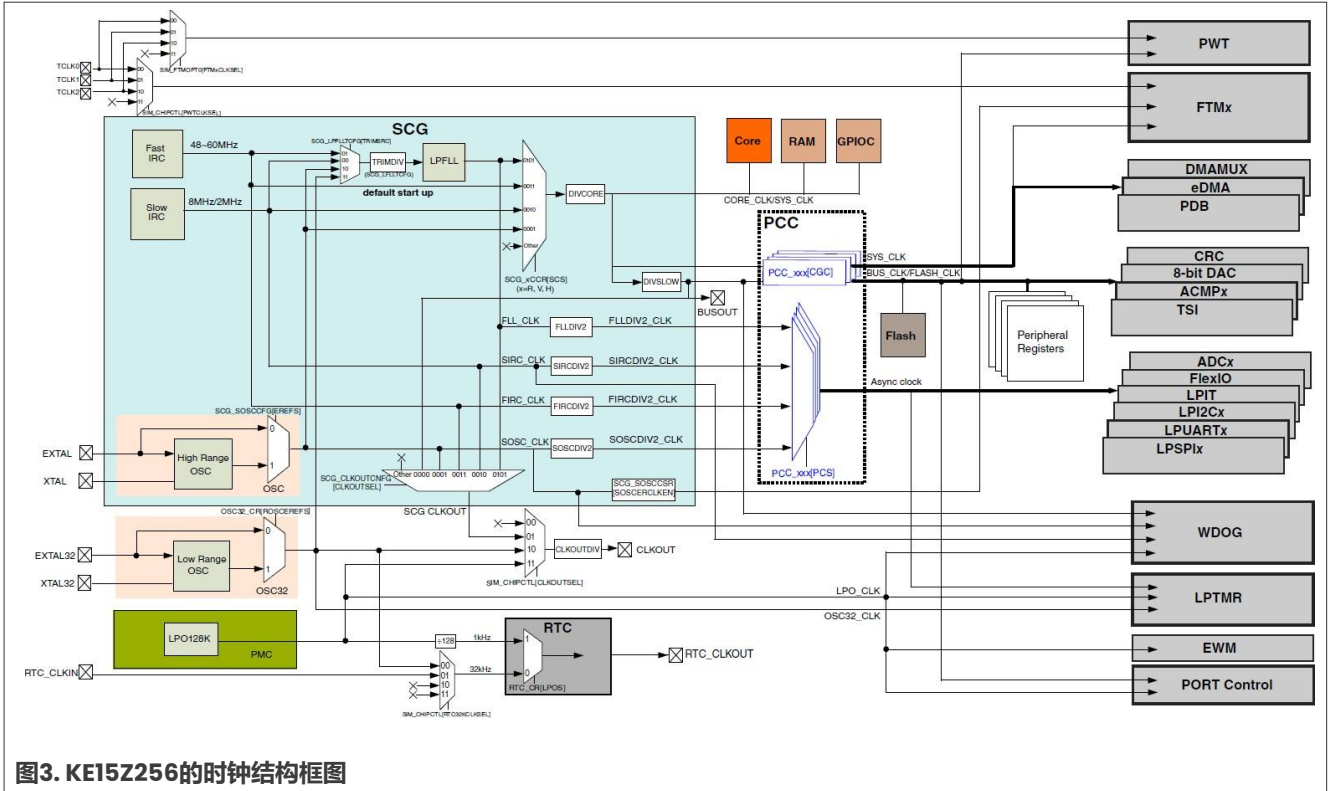
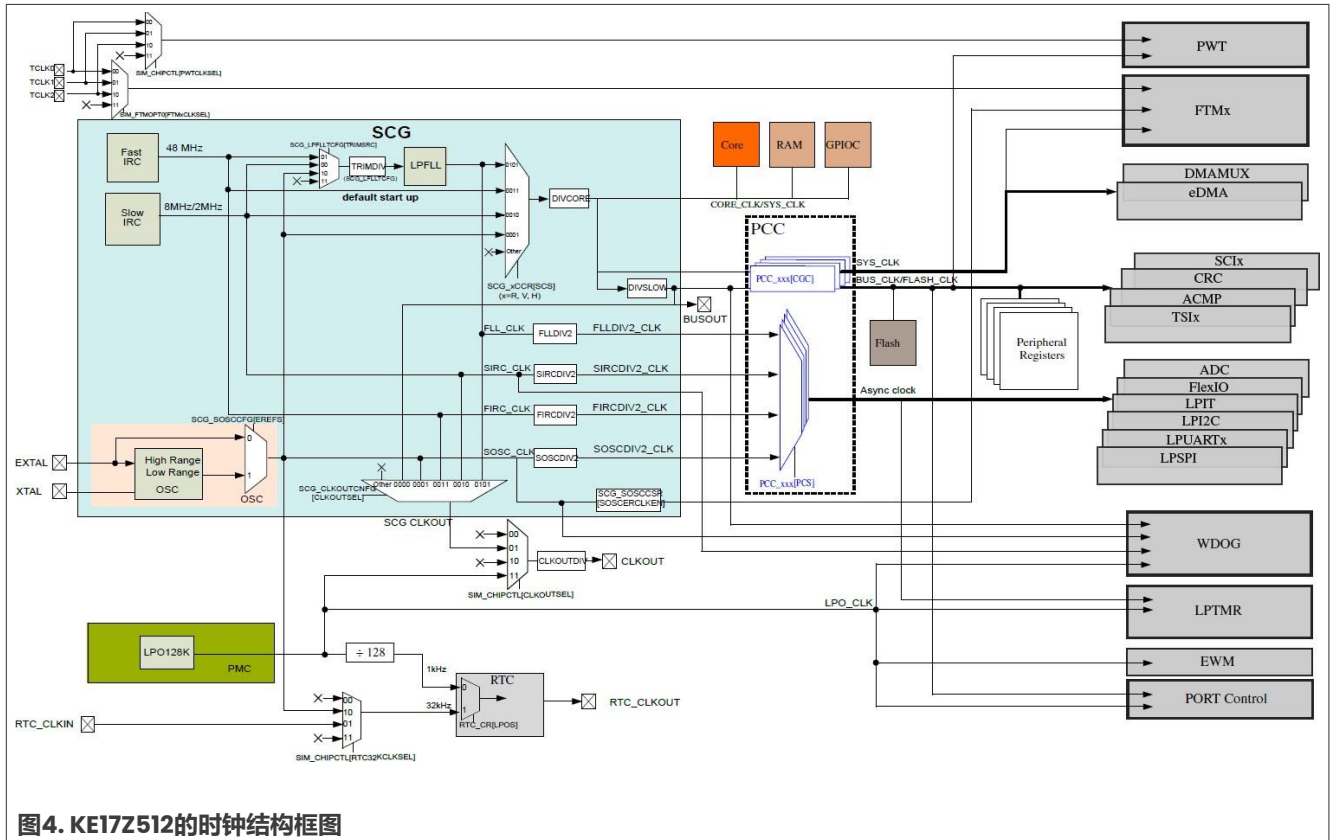


图3. KE15Z256的时钟结构框图

与KE15Z256的时钟系统相比，KE17Z512上没有OSC32模块。因此，LPTMR和RTC不能选择OSC32_CLK作为时钟源。对于KE17Z512的RTC模块，可选择外部晶振时钟SOSC_CLK作为时钟源。



5 引脚分配

采用100LQFP和64LQFP封装的KE17Z512的引脚分配与KE15Z256兼容。

注：两种器件封装中的GPIO引脚的数量和位置都相同，如图5所示。但某些GPIO端口上的引脚复用功能不同。

有关各个外设的引脚分配，请参阅“[外设](#)”部分。

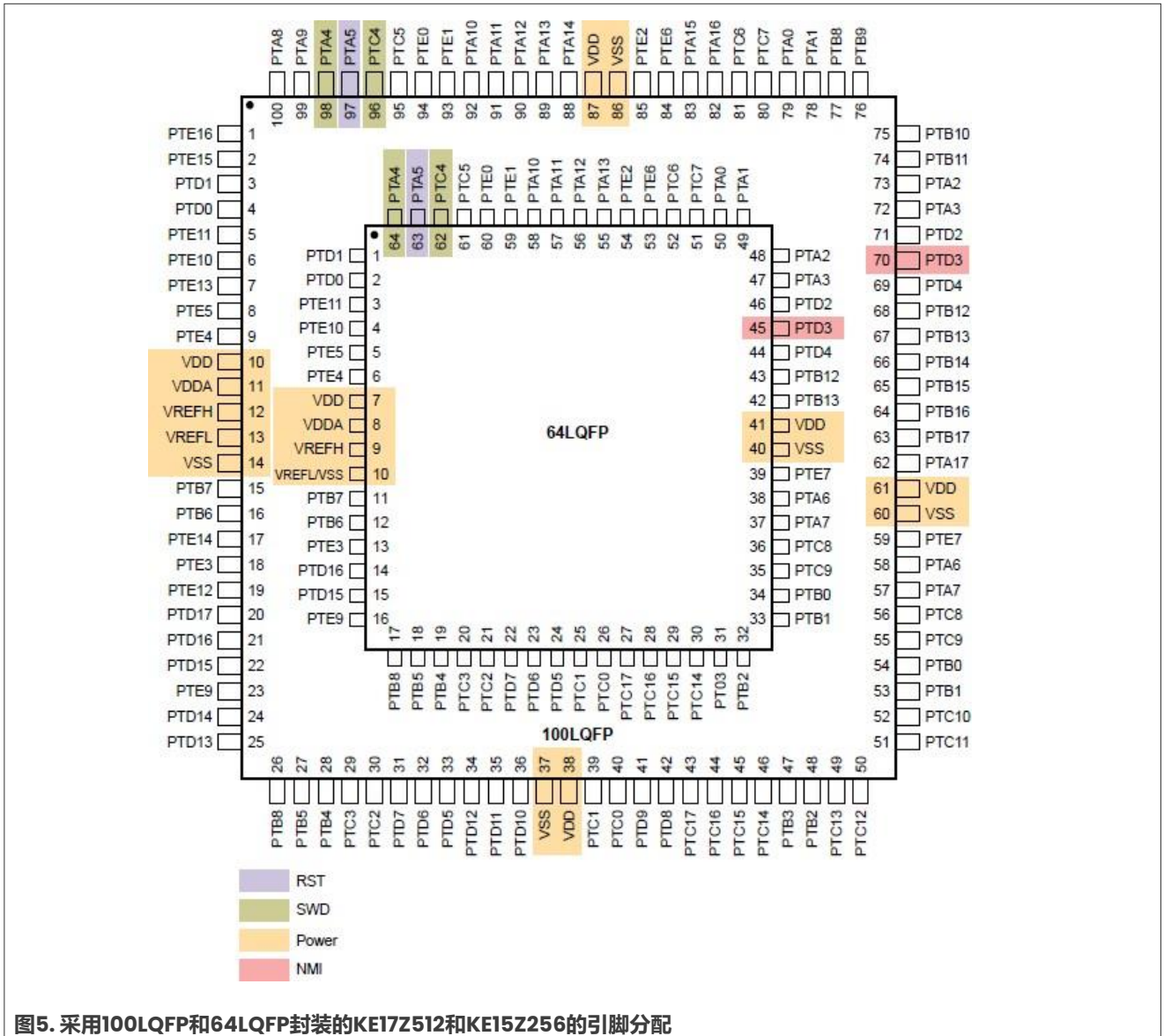


图5. 采用100LQFP和64LQFP封装的KE17Z512和KE15Z256的引脚分配

6 外设

本节对KE15Z256和KE17Z512在外设方面的差异进行对比。

6.1 触摸感应输入 (TSI)

6.1.1 KE17Z512和KE15Z256各型号的引脚分配

KE17Z512有两个TSI模块。每个TSI模块有25个TSI通道，总共50个TSI通道。在每个TSI模块的TSI自电容模式下，其中任何一个或一组都可以配置为屏蔽电极。使用的屏蔽通道越多，则屏蔽驱动强度就越大。在每个TSI模块的全部25个通道中，通道4、通道12、通道21和通道24设计得更强大。如果需要较少的屏蔽引脚，建议使用上述这些通道。

KE15Z256只有一个TSI模块，共25个TSI通道，且只有一个屏蔽通道。对于TSI0模块，KE17Z512和KE15Z256的TSI通道分配也差别迥异。表5列出了KE15Z的TSI模块的引脚分配。

注：在下面的表5和表6中，标有星号 (*) 的引脚可以在KE15Z256和KE17Z512中用作TSI通道，但对应的通道号是不同的。

表5. KE15Z256的TSI模块的引脚分配

KE15Z (100LQFP)	KE15Z (64LQFP)	引脚名称	ALTO	HD引脚
3	1	PTD1*	TSI0_CH5*	HD引脚*
4	2	PTD0*	TSI0_CH4*	HD引脚*
5	3	PTE11*	TSI0_CH3*	
6	4	PTE10*	TSI0_CH2*	
8	5	PTE5*	TSI0_CH0*	
9	6	PTE4*	TSI0_CH1*	
18	13	PTE3*	TSI0_CH24*	
26	17	PTE8*	ACMP0_IN3/TSI0_CH11*	
27	18	PTB5*	TSI0_CH9*	HD引脚*
28	19	PTB4*	ACMP1_IN2/TSI0_CH8*	HD引脚*
31	22	PTD7*	TSI0_CH10*	
32	23	PTD6*	TSI0_CH7*	
33	24	PTD5*	TSI0_CH6*	
39	25	PTC1*	ADC0_SE9/ACMP1_IN3/TSI0_CH23*	
40	26	PTC0*	ADC0_SE8/ACMP1_IN4/TSI0_CH22*	
47	31	PTB3*	ADC0_SE7/TSI0_CH21*	
48	32	PTB2*	ADC0_SE6/TSI0_CH20*	
78	49	PTA1*	ADC0_SE1/ACMP0_IN1/TSI0_CH18*	
79	50	PTA0*	ADC0_SE0/ACMP0_IN0/TSI0_CH17*	
80	51	PTC7*	ADC1_SE5/TSI0_CH16*	
81	52	PTC6*	ADC1_SE4/TSI0_CH15*	

表5. KE15Z256的TSI模块的引脚分配 (续)

KE15Z (100LQFP)	KE15Z (64LQFP)	引脚名称	ALTO	HD引脚
85	54	PTE2*	ADC1_SE10/TSI0_CH19*	
93	59	PTE1*	TSI0_CH14*	HD引脚*
94	60	PTE0*	TSI0_CH13*	HD引脚*
95	61	PTC5*	TSI0_CH12*	

表6列出了KE17Z512的TSI模块的引脚分配。

表6. KE17Z512的TSI模块的引脚分配

KE17Z512 (100QFP)	KE17Z512 (64LQFP)	引脚名称	ALTO	HD引脚
1		PTE16	TSI0_CH13	
2		PTE15	TSI0_CH14	
3	1	PTD1*	TSI0_CH11*	HD引脚*
4	2	PTD0*	TSI0_CH12*	HD引脚*
5	3	PTE11*	TSI0_CH9*	
6	4	PTE10*	TSI0_CH10*	
7		PTE13	TSI0_CH15	
8	5	PTE5*	TSI0_CH16*	
9	6	PTE4*	TSI0_CH17*	
18	13	PTE3	ADC0_SE6/TSI0_CH18	
21	14	PTD16	ADC0_SE4/TSI0_CH19	HD引脚
22	15	PTD15	ADC0_SE2/TSI0_CH20	HD引脚
23	16	PTE9	ADC0_SE0/TSI0_CH21	
26	17	PTE8*	ACMP0_IN3/ADC0_SE1/TSI0_CH22*	
27	18	PTB5*	ADC0_SE3/TSI0_CH23*	HD引脚*
28	19	PTB4*	ADC0_SE5/TSI0_CH24*	HD引脚*
39	25	PTC1*	ADC0_SE8/TSI1_CH24*	
40	26	PTC0*	ADC0_SE10/TSI1_CH23*	
43	27	PTC17	ADC0_SE12/TSI1_CH22	
44	28	PTC16	ADC0_SE14/TSI1_CH21	
45	29	PTC15	TSI1_CH20	
46	30	PTC14	TSI1_CH19	
47	31	PTB3*	TSI1_CH18*	
48	32	PTB2*	TSI1_CH17*	
53	33	PTB1	TSI1_CH16	
54	34	PTB0	TSI1_CH15	
55	35	PTC9	TSI1_CH14	

表6. KE17Z512的TSI模块的引脚分配 (续)

KE17Z512 (100QFP)	KE17Z512 (64LQFP)	引脚名称	ALTO	HD引脚
56	36	PTC8	TSII_CHI3	
57	37	PTA7	TSII_CHI2	
58	38	PTA6	TSII_CHI1	
59	39	PTE7	TSII_CHI0	
67	42	PTBI3	TSII_CH9	
68	43	PTBI2	TSII_CH8	
69	44	PTD4	TSII_CH7	
71	46	PTD2	TSII_CH6	
72	47	PTA3	TSII_CH5	
73	48	PTA2	TSII_CH4	
78	49	PTA1*	ACMP0_IN1/TSII_CH3*	
79	50	PTA0*	ACMP0_IN0/TSII_CH2*	
80	51	PTC7*	TSII_CHI*	
81	52	PTC6*	TSII_CH0*	
84	53	PTE6	TSIO_CH0	
85	54	PTE2	TSIO_CHI*	
89	55	PTA13	TSIO_CH2	
90	56	PTA12	TSIO_CH3	
91	57	PTA11	TSIO_CH4	
92	58	PTA10	TSIO_CH5	
93	59	PTE1	TSIO_CH6	HD引脚
94	60	PTE0	TSIO_CH7	HD引脚
95	61	PTC5	TSIO_CH8	

6.1.2 KE17Z512和KE15Z256不同部件的TSI模型比较

表7列出了KE17Z512和KE15Z256不同部件的TSI模型的比较。

表7. KE17Z512和KE15Z256不同部件的TSI模型的比较

		KE17Z512系列				KE15Z256/128系列
		KE17Z512 100LQFP	KE17Z612 64LQFP	KE13Z512 100LQFP	KE13Z512 64LQFP	KE15Z 100/64 LQFP
型号		MKE17Z512 VLL9	MKE17Z512 VLH9	MKE13Z512 VLL9	MKE13Z512 VLH9	MKE15Z256 VLL7 MKE15 ZI28VLL7 MKE15Z256 VLH7 MKE15 ZI28VLH7
频率		96 MHz	96 MHz	96 MHz	96 MHz	72 MHz
闪存		512 KB	512 KB	512 KB	512 KB	256 KB/128 KB
TSI通道总数	自电容模式	50个通道 (TSI0: 25个通道, TSI1: 25个通道)	47个通道 (TSI0: 22个通道, TSI1: 25个通道)	25个通道 (TSI0: 25个通道)	22个通道 (TSI0: 22个通道)	25个通道 (TSI0: 25个通道)
	互电容模式	24个通道 (TSI0: TX/6个通道, RX/6个通道; TSI1: TX/6个通道, RX/6个通道)	24个通道 (TSI0: TX/6个通道, RX/6个通道; TSI1: TX/6个通道, RX/6个通道)	12个通道 (TSI0: TX/6个通道, RX/6个通道)	12个通道 (TSI0: TX/6个通道, RX/6个通道)	12个通道 (TSI0: TX/6个通道, RX/6个通道)
TSI0	自电容通道	25个通道 (TSI0[0:24])	22个通道 (TSI0[0:12], [16:24])	25个通道 (TSI0[0:24])	22个通道 (TSI0[0:12], [16:24])	25个通道 (TSI0[0:24])
	互电容通道	TX[0:5], RX[6:11]	TX[0:5], RX[6:11]	TX[0:5], RX[6:11]	TX[0:5], RX[6:11]	TX[0:5], RX[6:11]
	屏蔽通道	多达25个屏蔽通道: CH4、CH12、CH21、CH24是增强型TSI通道, 比其他通道更强。	多达22个屏蔽通道: CH4、CH12、CH21、CH24是增强型TSI通道, 比其他通道更强。	多达25个屏蔽通道: CH4、CH12、CH21、CH24是增强型TSI通道, 比其他通道更强。	多达22个屏蔽通道: CH4、CH12、CH21、CH24是增强型TSI通道, 比其他通道更强。	一个屏蔽通道: CH12
	注释	-	无CH13、CH14、CH15	-	无CH13、CH14、CH15	-
TSI1	自电容通道	25通道 TSI0[0:24]	25通道 TSI1[0:24]	不支持	不支持	不支持
	互电容通道	TX[0:5], RX[6:11]	TX[0:5], RX[6:11]			
	屏蔽通道	多达25个屏蔽通道: CH4、CH12、CH21、CH24是增强型TSI通道, 比其他通道更强。	多达25个屏蔽通道: CH4、CH12、CH21、CH24是增强型TSI通道, 比其他通道更强。			

6.2 PDB

KE17Z512中不存在可编程延迟块 (PDB) 模块 (与KE15Z不同)。

6.3 ADC

KE15Z256有两个ADC模块，每个ADC模块有两个数据寄存器。对于不同的封装，每个ADC模块支持的外部通道数也不同，如表8所示。

KE17Z512只有一个ADC模块ADC0和四个数据寄存器。ADC0外部通道分配也和KE15Z不同，如表9所示。

对于100LQFP封装，KE15Z的ADC模块有28个单端输入引脚，KE17Z512有24个单端输入引脚。

注：在表8和表9中，标有星号 (*) 的引脚可以在KE15和KE17Z512中用作ADC通道，但对应的通道号是不同的。

除了引脚分配不同之外，ADC的触发源也不同。KE17Z512没有PDB模块。因此，ADC没有来自PDB模块的触发源，也没有SIM_ADCCOPT[ADCXTRGSEL]位。

表8. KE15Z的ADC模块的引脚分配

KE15Z 100LQFP	KE15Z 64LQFP	引脚名称	ALTO
29	20	PTC3*	ADC0_SE11/ACMP0_IN4/EXTAL32*
30	21	PTC2*	ADC0_SE10/ACMP0_IN5/XTAL32*
39	25	PTC1*	ADC0_SE9/ACMP1_IN3/TSIO_CH23*
40	26	PTC0*	ADC0_SE8/ACMP1_IN4/TSIO_CH22*
43	27	PTC17*	ADC0_SE15*
44	28	PTC16*	ADC0_SE14*
45	29	PTC15*	ADC0_SE13*
46	30	PTC14*	ADC0_SE12*
47	31	PTB3*	ADC0_SE7/TSIO_CH21*
48	32	PTB2*	ADC0_SE6/TSIO_CH20*
53	33	PTB1*	ADC0_SE5*
54	34	PTB0*	ADC0_SE4*
57	37	PTA7	ADC0_SE3/ACMP1_IN1
58	38	PTA6	ADC0_SE2/ACMP1_IN0
66	-	PTB14	ADC1_SE9
67	42	PTB13	ADC1_SE8
68	43	PTB12	ADC1_SE7
69	44	PTD4	ADC1_SE6
70	45	PTD3	ADC1_SE3
71	46	PTD2	ADC1_SE2
72	47	PTA3	ADC1_SE1
73	48	PTA2	ADC1_SE0

表8. KE15Z的ADC模块的引脚分配 (续)

78	49	PTA1	ADC0_SE1/ACMP0_IN1/TSIO_CH18
79	50	PTA0	ADC0_SE0/ACMP0_IN0/TSIO_CH17
80	51	PTC7	ADC1_SE5/TSIO_CH16
81	52	PTC6	ADC1_SE4/TSIO_CH15
84	53	PTE6	ADC1_SE11
85	54	PTE2	ADC1_SE10/TSIO_CH19

表9. KE17Z512的ADC模块的引脚分配

KE17Z512 100LQFP	KE17Z512 64LQFP	引脚名称	ALTO
18	13	PTE3	ADC0_SE6/TSIO_CH18
21	14	PTD16	ADC0_SE4/TSIO_CH19
22	15	PTD15	ADC0_SE2/TSIO_CH20
23	16	PTE9	ADC0_SE0/TSIO_CH21
26	17	PTE8	ACMP0_IN3/ADC0_SE1/TSIO_CH22
27	18	PTB5	ADC0_SE3/TSIO_CH23
28	19	PTB4	ADC0_SE5/TSIO_CH24
29	20	PTC3*	ADC0_SE7/ACMP0_IN4*
30	21	PTC2*	ADC0_SE15/ACMP0_IN5*
31	22	PTD7	ADC0_SE13
32	23	PTD6	ADC0_SE11
33	24	PTD5	ADC0_SE9
39	25	PTC1*	ADC0_SE8/TSII_CH24*
40	26	PTC0*	ADC0_SE10/TSII_CH23*
43	27	PTC17*	ADC0_SE12/TSII_CH22*
44	28	PTC16*	ADC0_SE14/TSII_CH21*
45	29	PTC15*	ADC0_SE16/TSII_CH20*
46	30	PTC14*	ADC0_SE17/TSII_CH19*
47	31	PTB3*	ADC0_SE18/TSII_CH18*
48	32	PTB2*	ADC0_SE19/TSII_CH17*
53	33	PTB1*	ADC0_SE20/TSII_CH16*
54	34	PTB0*	ADC0_SE21/TSII_CH15*
55	35	PTC9	ADC0_SE22/TSII_CH14
56	36	PTC8	ADC0_SE24/TSII_CH13

6.4 CMP

比较模块在KE15Z中称为ACMP，在KE17Z512中称为CMP。KE15Z中有两个ACMP模块，每个ACMP模块支持6个外部模拟输入，并且都有一个内置的8位DAC。ACMP0还有一个DAC缓冲器，通过该缓冲器可以将DAC0的输出连接到外部引脚，如图6所示。

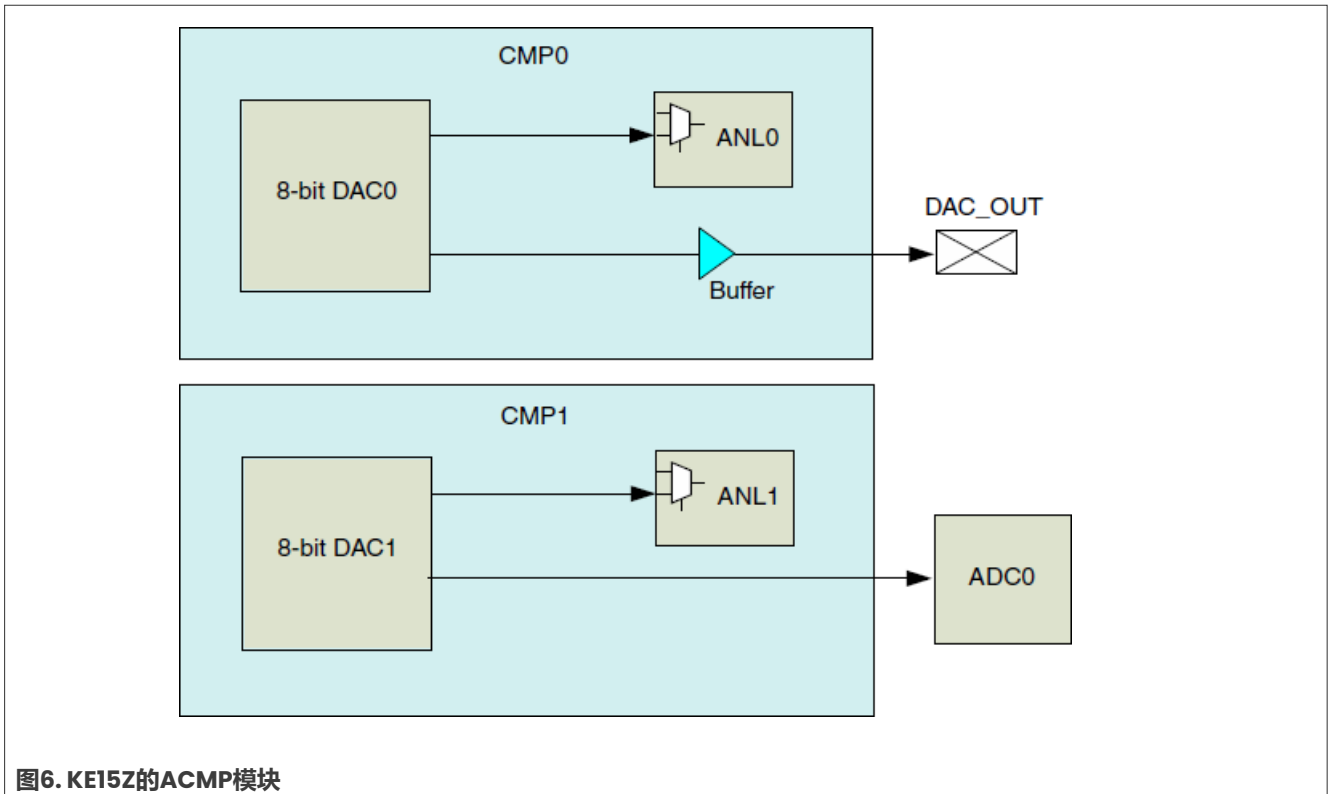


图6. KE15Z的ACMP模块

KE17Z512只有一个CMP模块，不支持DAC缓冲器，因此DAC的输出不能连接到外部引脚。

注：在表0和表2中，标有星号 (*) 的引脚可以在KE15Z或KE17Z512中使用。

KE15Z的ACMP模块的引脚分配如表10所示，DAC的输出引脚如表11所示。

表10. KE15Z的ACMP模块的引脚分配

KE15Z 100LQFP	KE15Z 64LQFP	引脚名称	ALTO	HD引脚
26	17	PTE8*	ACMP0_IN3/TSIO_CH11*	
28	19	PTB4	ACMP1_IN2/TSIO_CH8	HD引脚
29	20	PTC3*	ADC0_SE11/ACMP0_IN4/EXTAL32*	
30	21	PTC2*	ADC0_SE10/ACMP0_IN5/XTAL32*	
39	25	PTC1	ADC0_SE9/ACMP1_IN3/TSIO_CH23	
40	26	PTC0	ADC0_SE8/ACMP1_IN4/TSIO_CH22	
41	-	PTD9	ACMP1_IN5	
57	37	PTA7	ADC0_SE3/ACMP1_IN1	
58	38	PTA6	ADC0_SE2/ACMP1_IN0	

表10. KE15Z的ACMP模块的引脚分配 (续)

KE15Z 100LQFP	KE15Z 64LQFP	引脚名称	ALTO	HD引脚
78	49	PTA1*	ADC0_SE1/ACMP0_IN1/TSIO_CH18*	
79	50	PTA0*	ADC0_SE0/ACMP0_IN0/TSIO_CH17*	
96	62	PTC4*	ACMP0_IN2*	

表11. KE15Z的ACMP模块的DAC输出引脚分配

KE15Z 100LQFP	KE15Z 64LQFP	引脚名称	ALTO
23	16	PTE9	DAC0_OUT

KE17Z512的CMP模块的引脚分配如表12所示。KE17Z512没有CMP1模块。KE17Z512的CMP0的引脚分配与KE15Z的ACMP0的引脚分配相同。

表12. KE17Z的CMP模块的引脚分配

KE17Z512 100LQFP	KE17Z512 64LQFP	引脚名称	ALTO
26	17	PTE8*	CMP0_IN3*/ADC0_SE1/TSIO_CH22
29	20	PTC3*	ADC0_SE7/CMP0_IN4*
30	21	PTC2*	ADC0_SE15/CMP0_IN5*
78	49	PTA1*	CMP0_IN1*/TSII_CH3
79	50	PTA0*	CMP0_IN0*/TSII_CH2
96	62	PTC4*	CMP0_IN2*

6.5 FlexTimer

表13列出了KE17Z512中的FlexTimer (FTM) 模块支持的功能。

表13. KE17Z512的FTM模块的功能

FTM实例	通道数	功能/用途	GTB_EN	死亡时间	故障控制	正交解码器
FTM0	8	FTM增强功能	是	是	是	否
FTM1	4	FTM基本功能	是	是	否	否
FTM2	4	FTM基本功能	是	是	否	否

KE15Z的3个FTM模块支持表13中列出的所有功能，而KE17Z512的3个FTM模块不具备正交解码器功能。另外，FTM1和FTM2不具备故障控制功能。

基于KE15Z的FTM引脚分配如表14所示。

标有星号 (*) 的引脚是在KE15Z和KE17Z512中具备相同功能的FTM引脚。

表14. KE15Z的FTM模块的引脚分配

KE15Z 100LQFP	KE15Z 64LQFP	引脚名称	ALT2	ALT3	ALT4	ALT5	ALT6	HD引脚
3	1	PTD1*	FTM0_CH3*					HD引脚*
4	2	PTD0*	FTM0_CH2*					HD引脚*
8	5	PTE5	-	FTM2_ QD_PHA	FTM2_CH3			
9	6	PTE4	-	FTM2_ QD_PHB	FTM2_CH2			
17		PTE14*	FTM0_FLT1*					
18	13	PTE3*	FTM0_FLT0*					
19		PTE12*	FTM0_FLT3*					
20		PTD17*	FTM0_FLT2*					
21	14	PTD16*	FTM0_CH1*					HD引脚*
22	15	PTD15*	FTM0_CH0*					HD引脚*
23	16	PTE9*	FTM0_CH7*					
26	17	PTE8*	FTM0_CH6*					
27	18	PTB5*	FTM0_CH5*					HD引脚*
28	19	PTB4*	FTM0_CH4*					HD引脚*
29	20	PTC3*	FTM0_CH3*					
30	21	PTC2*	FTM0_CH2*					
33	24	PTD5*	FTM2_CH3*					
34		PTD12*	FTM2_CH2*					
35		PTD11*	FTM2_CH1*	FTM2_ QD_PHA				
36		PTD10*	FTM2_CH0*	FTM2_ QD_PHB				
39	25	PTC1*	FTM0_CH1*					
40	26	PTC0*	FTM0_CH0*					
43	27	PTC17	FTM1_FLT3					
44	28	PTC16	FTM1_FLT2					
45	29	PTC15*	FTM1_CH3*					
46	30	PTC14*	FTM1_CH2*					
47	31	PTB3*	FTM1_CH1*					
48	32	PTB2*	FTM1_CH0*					
57	37	PTA7*	FTM0_FLT2*					
58	38	PTA6*	FTM0_FLT1*					
59	39	PTE7*	FTM0_CH7*					
62		PTA17*	FTM0_CH6*					
63		PTB17*	FTM0_CH5*					

表14. KE15Z的FTM模块的引脚分配 (续)

KE15Z 100LQFP	KE15Z 64LQFP	引脚名称	ALT2	ALT3	ALT4	ALT5	ALT6	HD引脚
64		PTB16*	FTM0_CH4*					
65		PTB15*	FTM0_CH3*					
66		PTB14*	FTM0_CH2*					
67	42	PTB13*	FTM0_CH1*					
68	43	PTB12*	FTM0_CH0*					
69	44	PTD4*	FTM0_FLT3*					
78	49	PTA1*	FTM1_CH1*			FTM1_QD_PHA		
79	50	PTA0*	FTM2_CH1*			FTM2_QD_PHA		
82		PTA16*	FTM1_CH3*					
83		PTA15*	FTM1_CH2*					
88		PTA14*	FTM0_FLT0*					
94	60	PTE0	-				FTM1_FLT2	
95	61	PTC5*	FTM2_CH0*				FTM2_QD_PHB	
96	62	PTC4*	FTM1_CH0*				FTM1_QD_PHB	
99		PTA9	-				FTM1_FLT3	

采用100脚封装的KE17Z512增加了3个可用作FTM输出的引脚。新添加的引脚分别为PTD8、PTB11和PTB10，如表15所示。

表15. KE17Z512的FTM模块的引脚分配

KE17Z512100 LQFP	KE17Z51264 LQFP	引脚名称	ALT2	ALT4	HD引脚
3	1	PTD1*	FTM0_CH3*	FTM2_CH1	HD引脚*
4	2	PTD0*	FTM0_CH2*	FTM2_CH0	HD引脚*
8	5	PTE5*	-	FTM2_CH3	
9	6	PTE4*	-	FTM2_CH2	
17		PTE14*	FTM0_FLT1*		
18	13	PTE3*	FTM0_FLT0*		
19		PTE12*	FTM0_FLT3*		
20		PTD17*	FTM0_FLT2*		
21	14	PTD16*	FTM0_CH1*		HD引脚*
22	15	PTD15*	FTM0_CH0*		HD引脚*
23	16	PTE9*	FTM0_CH7*		
26	17	PTE8*	FTM0_CH6*		

表15. KE17Z512的FTM模块的引脚分配 (续)

KE17Z512100 LQFP	KE17Z51264 LQFP	引脚名称	ALT2	ALT4	HD引脚
27	18	PTB5*	FTM0_CH5*		HD引脚*
28	19	PTB4*	FTM0_CH4*		HD引脚*
29	20	PTC3*	FTM0_CH3*		
30	21	PTC2*	FTM0_CH2*		
33	24	PTD5*	FTM2_CH3*		
34		PTD12*	FTM2_CH2*		
35		PTD11*	FTM2_CH1*		
36		PTD10*	FTM2_CH0*		
39	25	PTC1*	FTM0_CH1*		
40	26	PTC0*	FTM0_CH0*		
42		PTD8	FTM0_CH7		
45	29	PTC15	FTM1_CH3*		
46	30	PTC14	FTM1_CH2*		
47	31	PTB3	FTM1_CH1*		
48	32	PTB2	FTM1_CH0*		
57	37	PTA7	FTM0_FLT2*		
58	38	PTA6	FTM0_FLT1*		
59	39	PTE7*	FTM0_CH7*		
62		PTA17*	FTM0_CH6*		
63		PTB17*	FTM0_CH5*		
64		PTB16*	FTM0_CH4*		
65		PTB15*	FTM0_CH3*		
66		PTB14*	FTM0_CH2*		
67	42	PTB13*	FTM0_CH1*		
68	43	PTB12*	FTM0_CH0*		
69	44	PTD4*	FTM0_FLT3*		
74		PTB11	FTM0_CH1		
75		PTB10	FTM0_CH0		
78	49	PTA1*	FTM1_CH1*		
79	50	PTA0*	FTM2_CH1*		
82		PTA16*	FTM1_CH3*		
83		PTA15*	FTM1_CH2*		
88		PTA14*	FTM0_FLT0*		
95	61	PTC5*	FTM2_CH0*		
96	62	PTC4*	FTM1_CH0*		

6.6 FlexIO

TRGMUX模块可配置KE15Z的FlexIO模块的触发源。或者，KE17Z512的FlexIO模块的触发源也可以来自两个独立的异步时钟。触发源由SIM_CHIPCTL[FLEXIOTRIGSEL]寄存器确定。参见图7。

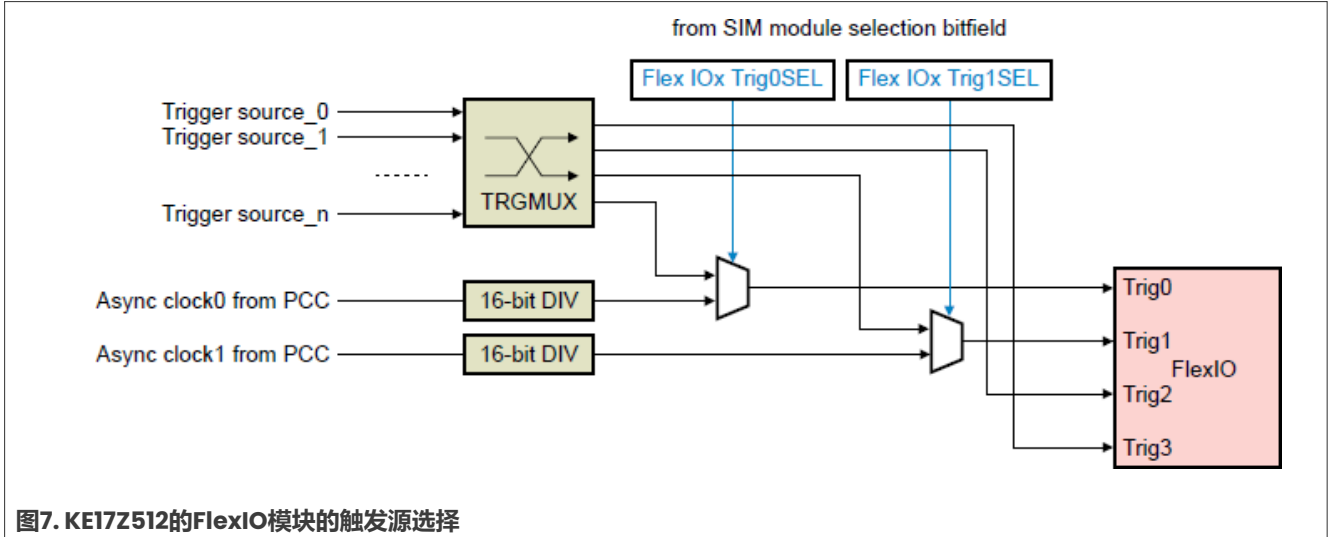


图7. KE17Z512的FlexIO模块的触发源选择

除了配置触发源选择的选项外，KE15Z和KE17Z512的FlexIO模块的引脚分配也不同。KE15Z和KE17Z512上可用作FlexIO功能的引脚如下表16所示。

100LQFP封装的KE17Z512比KE15Z多8个FlexIO引脚。

注：表7中标有*的引脚是KE15Z和KE17Z512上的FlexIO引脚。新添加的FlexIO引脚是那些在表7中未作标记的引脚。

表16列出了KE15Z的FlexIO模块的引脚分配

表16. KE15Z的FlexIO模块的引脚分配

KE15Z 100LQFP	KE15Z 64LQFP	引脚名称	ALT4	ALT6	HD引脚
1	-	PTE16	-	FXIO_D3	-
2	-	PTE15	-	FXIO_D2	-
3	1	PTD1	-	FXIO_D1	HD引脚
4	2	PTD0	-	FXIO_D0	HD引脚
5	3	PTE11	-	FXIO_D5	-
6	4	PTE10	-	FXIO_D4	-
8	5	PTE5	-	FXIO_D7	-
9	6	PTE4	-	FXIO_D6	-
70	45	PTD3	FXIO_D5	-	-
71	46	PTD2	FXIO_D4	-	-
78	49	PTA1	FXIO_D3	-	-
79	50	PTA0	FXIO_D2	-	-
91	57	PTA11	FXIO_D1	-	-

表16. KE15Z的FlexIO模块的引脚分配 (续)

KE15Z 100LQFP	KE15Z 64LQFP	引脚名称	ALT4	ALT6	HD引脚
92	58	PTA10	FXIO_D0	-	-
99		PTA9	FXIO_D7	-	-
100		PTA8	FXIO_D6	-	-

表17列出了KE17Z512的FlexIO模块的引脚分配。

表17. KE17Z512的FlexIO模块的引脚分配

KE17Z512 100LQFP	KE17Z512 64LQFP	引脚名称	ALT4	ALT6	HD引脚
1	-	PTE16*	-	FXIO_D3*	
2	-	PTE15*	-	FXIO_D2*	
3	1	PTD1*	-	FXIO_D1*	HD引脚*
4	2	PTD0*	-	FXIO_D0*	HD引脚*
5	3	PTE11*	-	FXIO_D5*	-
6	4	PTE10*	-	FXIO_D4*	-
8	5	PTE5*	-	FXIO_D7*	-
9	6	PTE4*	-	FXIO_D6*	-
29	20	PTC3	-	FXIO_D7	-
30	21	PTC2	-	FXIO_D6	-
33	24	PTD5	FXIO_D3	-	-
41	-	PTD9	-	FXIO_D2	-
70	45	PTD3*	FXIO_D5*	-	-
71	46	PTD2*	FXIO_D4*	-	-
74	-	PTB11	-	FXIO_D1	-
75	-	PTB10	-	FXIO_D0	-
76	-	PTB9	-	FXIO_D5	-
77	-	PTB8	-	FXIO_D4	-
78	49	PTA1*	FXIO_D3*	-	-
79	50	PTA0*	FXIO_D2*	-	-
91	57	PTA11*	FXIO_D1*	-	-
92	58	PTA10*	FXIO_D0*	-	-
99	-	PTA9*	FXIO_D7*	-	-
100	-	PTA8*	FXIO_D6*	-	-

6.7 LPUART

KE17Z512和KE15Z都有3个LPUART模块，这3个模块的功能相同，但引脚分配不同。KE15Z的LPUART模块的引脚分配如表18所示。

表18. KE15Z的LPUART模块的引脚分配

KE15Z 100LQFP	KE15Z 64LQFP	引脚名称	ALT2	ALT3	ALT6
18	13	PTE3		LPUART2_RTS	
19		PTE12		LPUART2_TX	
20		PTD17		LPUART2_RX	
23	16	PTE9		LPUART2_CTS	
31	22	PTD7	LPUART2_TX		
32	23	PTD6	LPUART2_RX		
34	29	PTD12			LPUART2_RTS
35	30	PTD11			LPUART2_CTS
53	33	PTB1	LPUART0_TX		
54	34	PTB0	LPUART0_RX		
55	35	PTC9	LPUART1_TX		LPUART0_RTS
56	36	PTC8	LPUART1_RX		LPUART0_CTS
57	45	PTA7			LPUART1_RTS
58	46	PTA6			LPUART1_CTS
72	59	PTA3			LPUART0_TX
73	60	PTA2			LPUART0_RX
78	61	PTA1			LPUART0_RTS
79	62	PTA0			LPUART0_CTS
80	51	PTC7	LPUART1_TX		
81	52	PTC6	LPUART1_RX		
84	67	PTE6			LPUART1_RTS
85	68	PTE2			LPUART1_CTS
91	57	PTA11		LPUART0_RX	
92	58	PTA10		LPUART0_TX	

KE17Z512的LPUART模块的引脚分配如表19所示。表18中列出的KE15Z中所有可用作LPUART功能的引脚在KE17Z512中也具有相同的功能（标有星号）。此外，KE17Z512中还有9个引脚可用作LPUART功能引脚。这些引脚在表19中未用星号标记。

表19. KE17Z512的LPUART模块的引脚分配

KE17Z512 100LQFP	KE17Z512 64LQFP	引脚名称	ALT2	ALT3	ALT5	ALT6	ALT7
15	11	PTB7		LPUART0_TX			
16	12	PTB6		LPUART0_RX			
18	13	PTE3*		LPUART2_RTS*			
19		PTE12*		LPUART2_TX*			
20		PTD17*		LPUART2_RX*			

表19. KE17Z512的LPUART模块的引脚分配 (续)

KE17Z512 100LQFP	KE17Z512 64LQFP	引脚名称	ALT2	ALT3	ALT5	ALT6	ALT7
23	16	PTE9*		LPUART2_ CTS*			
24		PTD14		LPUART1_TX			
25		PTD13		LPUART1_RX			
31	22	PTD7*	LPUART2_ TX				
32	23	PTD6*	LPUART2_ RX				
33	24	PTD5					LPUART2_ CTS
34		PTD12*				LPUART2_ RTS*	
35		PTD11*				LPUART2_ CTS*	
53	33	PTB1*	LPUART0_ TX				
54	34	PTB0*	LPUART0_ RX				
55	35	PTC9*	LPUART1_ TX			LPUART0_ RTS*	
56	36	PTC8*	LPUART1_ RX			LPUART0_ CTS*	
57	37	PTA7*				LPUART1_ RTS*	
58	38	PTA6*				LPUART1_ CTS*	
72	47	PTA3*				LPUART0_TX*	
73	48	PTA2*				LPUART0_RX*	
78	49	PTA1*				LPUART0_ RTS*	
79	50	PTA0*				LPUART0_ CTS*	
80	51	PTC7*	LPUART1_ TX				
81	52	PTC6*	LPUART1_ RX				
84	53	PTE6*				LPUART1_ RTS*	
85	54	PTE2*				LPUART1_ CTS*	
89	55	PTA13			LPUART0_ RX		

表19. KE17Z512的LPUART模块的引脚分配 (续)

KE17Z512 100LQFP	KE17Z512 64LQFP	引脚名称	ALT2	ALT3	ALT5	ALT6	ALT7
90	56	PTA12			LPUART0_ TX		
91	57	PTA11*		LPUART0_RX*			
92	58	PTA10*		LPUART0_TX*			
96	62	PTC4		LPUART1_RX			
98	64	PTA4		LPUART1_TX			

6.8 SCI/UART

KE17Z512增加了两个SCI模块，从而增多了UART接口。SCIO和SCII的引脚分配如[第6.8节“SCI/UART”](#)所示。

表20. SCI模块的引脚分配

KE17Z512 100LQFP	KE17Z512 64LQFP	引脚名称	ALT4	ALT6
39	25	PTC1	SCIO_TX	-
40	26	PTC0	SCIO_RX	-
43	27	PTC17	-	SCII_TX
44	28	PTC16	-	SCII_RX
45	29	PTC15	SCIO_TX	-
46	30	PTC14	SCIO_RX	-
67	42	PTB13	-	SCII_TX
68	43	PTB12	-	SCII_RX

6.9 LPSPI

KE15Z256和KE17Z512都有两个LPSPI模块。

KE17Z512已将最大发送频率提高至48MHz，但LPSPI0和LPSPI1的SCK、SOUT和PCS引脚被特定为实现48MHz的发送。这些特定的引脚请参考[表21](#)。

表21. KE17Z512可实现48 MHz的发送的LPSPI引脚

模块	引脚名称	引脚类型
LPSPI1	PTD0/LPSPI1_SCK	HD引脚
	PTD3/LPSPI1_PSC0	
	PTD2/LPSPI1_SOUT	
	PTA16/LPSPI1_PCS2	
LPSPI0	PTE0/LPSPI0_SCK	HD引脚
	PTE6/LPSPI0_PCS2	
	PTE2/LPSPI0_SOUT	

KE15Z的LPSPi模块的引脚分配如表22所示。KE15Z中所有用作LPSPi功能的引脚也可在KE17Z512中用作LPSPi功能。表22中标有星号(*)的引脚是在KE15Z256和KE17Z512中都存在的LPSPi引脚。

表22. KE15Z的LPSPi模块的引脚分配

KE15Z 100LQFP	KE15Z 64LQFP	引脚名称	ALT2	ALT3	HD引脚
3	1	PTD1*		LPSPiI_SIN*	HD引脚*
4	2	PTD0*		LPSPiI_SCK*	HD引脚*
27	18	PTB5*		LPSPiO_PCS1*	HD引脚*
28	19	PTB4*		LPSPiO_SOUT*	HD引脚*
47	31	PTB3*		LPSPiO_SIN*	
48	32	PTB2*		LPSPiO_SCK*	
53	33	PTB1*		LPSPiO_SOUT*	
54	34	PTB0*		LPSPiO_PCS0*	
58	38	PTA6*		LPSPiI_PCS1*	
63		PTB17*		LPSPiI_PCS3*	
64		PTB16*		LPSPiI_SOUT*	
65		PTB15*		LPSPiI_SIN*	
66		PTB14*		LPSPiI_SCK*	
70	45	PTD3*		LPSPiI_PCS0*	
71	46	PTD2*		LPSPiI_SOUT*	
82		PTA16*		LPSPiI_PCS2*	
83		PTA15*		LPSPiO_PCS3*	
84	53	PTE6*	LPSPiO_PCS2*		
85	54	PTE2*	LPSPiO_SOUT*		
93	59	PTE1*	LPSPiO_SIN*		HD引脚*
94	60	PTE0*	LPSPiO_SCK*		HD引脚*

KE17Z512的LPSPi模块的引脚分配如表23所示。KE17Z512比KE15Z多了6个LPSPiO引脚。这些引脚以**粗体**显示。

表23. KE17Z512的LPSPi模块的引脚分配

KE17Z512 100LQFP	KE17Z512 64LQFP	引脚名称	ALT2	ALT3	ALT5	HD引脚
3	1	PTD1		LPSPiI_SIN		HD
4	2	PTD0		LPSPiI_SCK		HD
27	18	PTB5		LPSPiO_PCS1		HD
28	19	PTB4		LPSPiO_SOUT		HD
42		PTD8			LPSPiO_PCS1	
47	31	PTB3		LPSPiO_SIN		
48	32	PTB2		LPSPiO_SCK		
49		PTC13			LPSPiO_PCS0	

表23. KE17Z512的LPSPi模块的引脚分配 (续)

KE17Z512 100LQFP	KE17Z512 64LQFP	引脚名称	ALT2	ALT3	ALT5	HD引脚
50		PTC12			LPSPi0_SOUT	
51		PTC11			LPSPi0_SIN	
52		PTC10			LPSPi0_SCK	
53	33	PTB1		LPSPi0_SOUT		
54	34	PTB0		LPSPi0_PCS0		
57	37	PTA7		LPSPi0_PCS3		
58	38	PTA6		LPSPi1_PCS1		
63		PTB17		LPSPi1_PCS3		
64		PTB16		LPSPi1_SOUT		
65		PTB15		LPSPi1_SIN		
66		PTB14		LPSPi1_SCK		
70	45	PTD3		LPSPi1_PCS0		
71	46	PTD2		LPSPi1_SOUT		
82		PTA16		LPSPi1_PCS2		
83		PTA15		LPSPi0_PCS3		
84	53	PTE6	LPSPi0_PCS2			
85	54	PTE2	LPSPi0_SOUT			
93	59	PTE1	LPSPi0_SIN			HD
94	60	PTE0	LPSPi0_SCK			HD

6.10 LPI2C

KE15Z256和KE17Z512都有两个LPI2C模块。但这两个LPI2C模块的引脚分配存在一些差异。

PTD9和PTD8可配置为KE17Z512和KE15Z256的LPI2C1引脚。要将这两个引脚配置为KE15Z256的LPI2C1引脚，用户必须选择引脚复用器ALT2。要将这两个引脚配置为KE17Z512的LPI2C1引脚，用户必须选择引脚复用器ALT3。

在KE17Z512和KE15Z256中具有相同功能的引脚标有星号 (*)。

[表24](#)列出了KE15Z的LPI2C模块的引脚分配。

表24. KE15Z的LPI2C模块的引脚分配

KE15Z 100LQFP	KE15Z 64LQFP	引脚名称	ALT2	ALT3	ALT4	HD引脚
15	11	PTB7*	LPI2C0_SCL*			
16	12	PTB6*	LPI2C0_SDA*			
34		PTD12*		LPI2C1_HREQ*		
41		PTD9*	LPI2C1_SCL*			
42		PTD8*	LPI2C1_SDA*			

表24. KE15Z的LPI2C模块的引脚分配 (续)

KE15Z 100LQFP	KE15Z 64LQFP	引脚名称	ALT2	ALT3	ALT4	HD引脚
43	27	PTC17*			LPI2C1_SCLS*	
44	28	PTC16*			LPI2C1_SDAS*	
72	47	PTA3*		LPI2C0_SCL*		
73	48	PTA2*		LPI2C0_SDA*		
74		PTB11*		LPI2C0_HREQ*		
75		PTB10*		LPI2C0_SDAS*		
76		PTB9*		LPI2C0_SCLS*		
78	49	PTA1*		LPI2C0_SDAS*		
79	50	PTA0*		LPI2C0_SCLS*		
89	55	PTA13*			LPI2C1_SCLS*	
90	56	PTA12*			LPI2C1_SDAS*	
93	59	PTE1*		LPI2C0_HREQ*	LPI2C1_SCL*	HD引脚
94	60	PTE0*			LPI2C1_SDA*	HD引脚
95	61	PTC5*			LPI2C1_HREQ*	

表25列出了KE17Z512的LPI2C模块的引脚分配。KE17Z512比KE15Z多了两个LPI2C0引脚。这两个引脚 (PTD3和PTD2) 在表25中以粗体标记。

表25. KE17Z512的LPI2C模块的引脚分配

KE17Z512 100LQFP	KE17Z512 64LQFP	引脚名称	ALT2	ALT3	ALT4	ALT5	HD引脚
15	11	PTB7*	LPI2C0_SCL*				
16	12	PTB6*	LPI2C0_SDA*				
34		PTD12*		LPI2C1_HREQ*			
41		PTD9*		LPI2C1_SCL			
42		PTD8*		LPI2C1_SDA			
43	27	PTC17*			LPI2C1_SCLS*		
44	28	PTC16*			LPI2C1_SDAS*		
70	45	PTD3				LPI2C0_SCL	
71	46	PTD2				LPI2C0_SDA	
72	47	PTA3*		LPI2C0_SCL*			
73	48	PTA2*		LPI2C0_SDA*			
74		PTB11*		LPI2C0_HREQ*			
75		PTB10*		LPI2C0_SDAS*			
76		PTB9*		LPI2C0_SCLS*			
78	49	PTA1*		LPI2C0_SDAS*			

表25. KE17Z512的LPI2C模块的引脚分配 (续)

KE17Z512 100LQFP	KE17Z512 64LQFP	引脚名称	ALT2	ALT3	ALT4	ALT5	HD引脚
79	50	PTA0*		LPI2C0_SCLS*			
89	55	PTA13*			LPI2C1_SCLS*		
90	56	PTA12*			LPI2C1_SDAS*		
93	59	PTE1*		LPI2C0_HREQ*	LPI2C1_SCL*		HD*
94	60	PTE0*			LPI2C1_SDA*		HD*
95	61	PTC5*			LPI2C1_HREQ*		

6.11 触发复用器

与KE15Z相比，由于外设资源不同，触发复用器（TRGMUX）模块中外设的触发控制器数量也不同。KE17Z512没有表26中列出的触发控制器。

表26. KE17Z512中不包含的触发控制器

TRGMUX_ADC1
TRGMUX_CMPI
TRGMUX_PDB0

由于KE17Z512有两个TSI模块，因此在TRGMUX模块中添加了TRGMUX_TSI1寄存器。此外，在KE17Z512中还添加了TRGMUX_LPUART2寄存器。

KE17Z512和KE15Z中的TRGMUX模块的外部输入和输出引脚也不同。

表27列出了KE15Z256中TRGMUX的引脚分配。KE15Z的TRGMUX模块有8个外部输入引脚和8个TRGMUX_OUT引脚。

表27. KE15Z256的TRGMUX模块的引脚分配

KE15Z 100LQFP	KE15Z 64LQFP	引脚名称	ALT6	ALT7	HD引脚
1	-	PTE16	-	TRGMUX_OUT7	-
2	-	PTE15	-	TRGMUX_OUT6	-
3	1	PTD1	-	TRGMUX_OUT2	HD
4	2	PTD0	-	TRGMUX_OUT1	HD
5	3	PTE11	-	TRGMUX_OUT5	-
6	4	PTE10	-	TRGMUX_OUT4	-
18	13	PTE3	TRGMUX_IN6	-	-
27	18	PTB5	TRGMUX_IN0	-	HD
28	19	PTB4	TRGMUX_IN1	-	HD
33	24	PTD5	TRGMUX_IN7	-	-
47	31	PTB3	TRGMUX_IN2	-	-
48	32	PTB2	TRGMUX_IN3	-	-
70	45	PTD3	TRGMUX_IN4	-	-

表27. KE15Z256的TRGMUX模块的引脚分配 (续)

KE15Z 100LQFP	KE15Z 64LQFP	引脚名称	ALT6	ALT7	HD引脚
71	46	PTD2	TRGMUX_IN5	-	-
78	49	PTA1	-	TRGMUX_OUT0	-
79	50	PTA0	-	TRGMUX_OUT3	-

表28列出了KE17Z512的TRGMUX模块的引脚分配。

KE17Z512比KE15Z256多了6个TRGMUX_OUT引脚。这些引脚在表28中以粗体标记。

表28. KE17Z512的TRGMUX模块的引脚分配

KE17Z512 100LQFP	KE17Z512 64LQFP	引脚名称	ALT6	ALT7	HD引脚
1	-	PTE16	-	TRGMUX_OUT7	-
2	-	PTE15	-	TRGMUX_OUT6	-
3	1	PTD1	-	TRGMUX_OUT2	HD
4	2	PTD0	-	TRGMUX_OUT1	HD
5	3	PTE11	-	TRGMUX_OUT5	-
6	4	PTE10	-	TRGMUX_OUT4	-
7	-	PTE13	-	TRGMUX_OUT5	-
17	-	PTE14	-	TRGMUX_OUT4	-
18	13	PTE3	TRGMUX_IN6		-
19	-	PTE12	-	TRGMUX_OUT3	-
20	-	PTD17	-	TRGMUX_OUT2	-
27	18	PTB5	TRGMUX_IN0	-	HD
28	19	PTB4	TRGMUX_IN1	-	HD
33	24	PTD5	TRGMUX_IN7	-	-
47	31	PTB3	TRGMUX_IN2	-	-
48	32	PTB2	TRGMUX_IN3	-	-
70	45	PTD3	TRGMUX_IN4	-	-
71	46	PTD2	TRGMUX_IN5	-	-
78	49	PTA1	-	TRGMUX_OUT0	-
79	50	PTA0	-	TRGMUX_OUT3	-
99	-	PTA9	-	TRGMUX_OUT1	-
100	-	PTA8	-	TRGMUX_OUT0	-

6.12 实时时钟 (RTC)

KE15Z和KE17Z512都有RTC模块。由于KE17Z512没有32K振荡器，因此RTC 32kHz时钟是从RTC时钟输入 (RTC_CLKIN) 和系统振荡器时钟 (SOSC_CLK) 中选择的。对于KE15Z，RTC 32kHz时钟是从RTC时钟输入 (RTC_CLKIN) 和该器件中的32K振荡器中选择的。

KE15Z的RTC支持访问控制功能。但KE17Z512的RTC不支持访问控制功能。因此，只有KE15Z包含RTC_WAR和RTC_RAR寄存器。

[表29](#)列出了KE15Z的RTC时钟输入和输出引脚的引脚分配。KE15Z比KE17Z512多了一个RTC时钟输出引脚。

注：标有星号的引脚是在KE15Z和KE17Z512中均存在的RTC时钟输入或输出引脚。

表29. KE15Z的RTC时钟输入和输出引脚的引脚分配

KE15Z (100LQFP)	KE15Z (64LQFP)	引脚名称	ALT3	ALT4	ALT7
25		PTD13*			RTC_CLKOUT*
57	37	PTA7*		RTC_CLKIN*	
95	61	PTC5*	RTC_CLKOUT*		
96	62	PTC4	RTC_CLKOUT		

[表30](#)列出了KE17Z512的RTC时钟输入和输出引脚的引脚分配。

表30. KE17Z512的RTC时钟输入和输出引脚的引脚分配

KE17Z512 (100LQFP)	KE17Z512 (64LQFP)	引脚名称	ALT3	ALT4	ALT7
25		PTD13*			RTC_CLKOUT*
57	37	PTA7*		RTC_CLKIN*	
95	61	PTC5*	RTC_CLKOUT*		

6.13 脉宽定时器 (PWT) 模块

KE15Z和KE17Z512器件都有脉宽定时器 (PWT) 模块。它们的功能和PWT输入通道都相同。PWT输入通道来自TRGMUX输出和PWT输入引脚。[表31](#)列出了KE17Z512和KE15Z的PWT的引脚分配。

表31. KE17Z512和KE15Z的PWT的引脚分配

KE15Z KE17Z512 (100LQFP)	KE15Z KE17Z512 (64LQFP)	引脚名称	ALT2	ALT5
5	3	PTE11	PWT_IN1	
33	24	PTD5		PWT_IN2
54	34	PTB0		PWT_IN3
85	54	PTE2		PWT_IN3

6.14 时钟引脚

KE15Z和KE17Z512器件中的BUSOUT、CLKOUT、TCLK0、TCLK1和TCLK2脚的引脚分配是一样的。[表32](#)列出了采用100LQFP和64LQFP封装的KE15Z和KE17Z512的时钟引脚分配。

表32. KE15Z和KE17Z512的时钟引脚的引脚分配

KE15Z KE17Z512 (100LQFP)	KE15Z KE17Z512 (64LQFP)	引脚名称	ALT2	ALT3	ALT4	ALT7	HD引脚
6	4	PTE10	CLKOUT	-	-	-	-
8	5	PTE5	TCLK2	-	-	-	-
9	6	PTE4	BUSOUT	-	-	-	-
24		PTD14	-	-	-	CLKOUT	-
53	33	PTB1	-	-	TCLK0	-	-
88		PTA14	-	-	-	BUSOUT	-
94	60	PTE0	-	TCLK1	-	-	HD
97	63	PTA5	-	TCLK1	-	-	-

7 系统

7.1 复位和启动

与KE15Z不同，KE17Z512仅支持从闪存启动，不支持从ROM启动。KE17Z512器件中没有ROM。因此，闪存选项寄存器（FTFE_FOPT）的定义是不同的。KE17Z512的FTFE_FOPT的定义如表33所示。

表33. KE17Z512的闪存选项寄存器（FTFE_FOPT）的定义

位号	字段	值	定义
7	Reserved		保留以备将来扩展。
6	Reserved		保留以备将来扩展。
5-4	Reserved		保留以备将来扩展。
3	RESET_PIN_CFG		启用/禁用对RESET引脚的控制。
		0	POR后RESET_b引脚被禁用，且无法作为复位功能启用。当选择此选项后，可能会出现短暂的竞争。这种情况发生在POR爬升期间，器件会将引脚拉低，但此时尚未建立此选项的设置并释放引脚上的复位功能。当RESET引脚被禁用并配置为GPIO输出时，它作为伪开漏输出运行。 该位通过系统复位和低功耗模式后仍会保持。当RESET_b引脚功能被禁用时，它不能用作低功耗模式的唤醒源。 注： 当复位引脚被禁用并使用FSEC寄存器启用保护功能时，只能通过设置MDM-AP寄存器中的批量擦除（Mass Erase）和系统复位请求（System Reset Request）字段来执行批量擦除。
		1	专用作RESET_b引脚。该端口配置为启用上拉、开漏和启用无源滤波器。
		2	NMI_DIS
		0	始终阻止NMI中断。相关引脚继续默认为由启用内部上拉的NMI_b引脚控制。当NMI_b引脚功能被禁用时，它不能用作低功耗模式的唤醒源。 如果中断或唤醒源不需要NMI功能，建议通过清零NMI_DIS来禁用NMI功能。
		1	NMI_b引脚/中断复位默认启用。
1	Reserved		保留以备将来扩展。
0	LPBOOT		控制IRC48M时钟分频器的复位值，以馈送核心时钟。在POR和复位序列期间以及复位退出后，选择较大的分频值会产生较低的平均功耗。
		0	低功耗启动：内核和系统时钟分频器（DIVCORE）为0x1（除以2）。
		1	正常启动：内核和系统时钟分频器（DIVCORE）为0x0（除以1）。

在KE15Z中，FTFA的位1是BOOTPIN_OPT，位[6:7]是BOOTSRC_SEL。这些位未在KE17Z512中使用。

7.2 MMDVVSQ

KE17Z512没有MMDVVSQ模块，因此不支持硬件整数除法运算，包括32/32有符号（SDIV）和无符号（UDIV）计算。

7.3 BME

KE17Z512没有位操作引擎（BME）模块。

8 软件

本节从软件方面介绍了将应用程序从KE15Z平台轻松迁移到KE17Z512平台的过程。

8.1 SDK驱动程序

与KE15Z相比，KE17Z512没有可编程延迟块（PDB）和内存映射除法以及平方根模块（MMDVSQ）。因此，KE17Z512 SDK中未提供这些模块的驱动程序文件。

8.1.1 启动文件

与KE15Z相比，KE17Z512缺少一些外设模块。因此，它们的中断向量表是不同的。[表34](#)中以粗体标记了差异。

表34. 中断向量表的对比

地址	向量	IRQ	NVIC IPR寄存器编号	KE15Z256源模块	KE17Z512源模块
Arm内核系统处理程序向量					
0x0000_0000	0	–	–	CSTACK	CSTACK
0x0000_0004	1	–	–	Reset_Handler	Reset_Handler
0x0000_0008	2	–	–	NMI	NMI
0x0000_000C	3	–	–	Hardfault	Hardfault
0x0000_0010	4	–	–	–	–
0x0000_0014	5	–	–	–	–
0x0000_0018	6	–	–	–	–
0x0000_001C	7	–	–	–	–
0x0000_0020	8	–	–	–	–
0x0000_0024	9	–	–	–	–
0x0000_0028	10	–	–	–	–
0x0000_002C	11	–	–	SVCcall	SVCcall
0x0000_0030	12	–	–	–	–
0x0000_0034	13	–	–	–	–
0x0000_0038	14	–	–	PendSV	PendSV
0x0000_003C	15	–	–	Systick	Systick
非内核平台向量					
0x0000_0040	16	0	0	DMA_04	DMA_04
0x0000_0044	17	1	0	DMA_15	DMA_15
0x0000_0048	18	2	0	DMA_26	DMA_26
0x0000_004C	19	3	0	DMA_37	DMA_37
0x0000_0050	20	4	1	DMA_Error	DMA_Error

表34. 中断向量表的对比 (续)

地址	向量	IRQ	NVIC IPR寄存器编号	KE15Z256源模块	KE17Z512源模块
平台外IRQ向量					
0x0000_0054	21	5	1	Flash Memory	Flash Memory
0x0000_0058	22	6	1	PMC	PMC
0x0000_005C	23	7	1	PORTAE	PORTAE
0x0000_0060	24	8	2	LPI2C0	LPI2C0
0x0000_0064	25	—	—	LPI2C1	LPI2C1
0x0000_0068	26	10	2	LPSPiO	LPSPiO
0x0000_006C	27	—	—	LPSPiI	LPSPiI
0x0000_0070	28	12	3	LPUART0	LPUART0
0x0000_0074	29	13	3	LPUART1	LPUART1
0x0000_0078	30	14	3	LPUART2	LPUART2
0x0000_007C	31	15	3	ADC0	ADC0
0x0000_0080	32	16	4	CMP0	CMP0
0x0000_0084	33	17	4	FTM0	FTM0
0x0000_0088	34	18	4	FTM1	FTM1
0x0000_008C	35	19	4	FTM2	FTM2
0x0000_0090	36	—	—	RTC	RTC
0x0000_0094	37	—	—	CMPI	SCiO
0x0000_0098	38	22	5	LPiT	LPiT
0x0000_009C	39	23	5	FlexiO	FlexiO
0x0000_00A0	40	24	6	TSi	TSiO
0x0000_00A4	41	25	6	PDB0	TSiI
0x0000_00A8	42	26	6	PORTBCD	PORTBCD
0x0000_00AC	43	27	6	SCG	SCG
0x0000_00B0	44	28	7	WDOG_EWM	WDOG_EWM
0x0000_00B4	45	29	7	PWT_LPTMR	PWT_LPTMR
0x0000_00B8	46	—	—	ADC1	SCiI
0x0000_00BC	47	31	7	RCM	RCM

中断向量表在启动文件 (`startup_MKE15Z7.s`和`startup_MKE17Z9.s`) 中定义。因此, 从KE15Z256平台迁移到KE17Z512平台时, 用户必须更换启动文件。

8.1.2 链接器文件

KE15Z和KE17Z512器件的SRAM大小和闪存大小都不同。因此, 链接器文件中可用的SRAM和闪存的地址范围是不同的。在移植代码时, 必须使用KE17Z512的链接器文件来替换KE15Z的链接器文件。

9 结论

本应用笔记比较了KE15Z和KE17Z512在系统资源和软件方面的差异。用户可以参考本文档，轻松地将工程从KE15Z256迁移到KE17Z512。

10 参考资料

有关更多信息，请参阅以下内容：

1. 《KE17Z512参考手册》 ([KE1XZP100M96SF0RM](#))
2. 《KE15Z参考手册》 ([KE1XZP100M72SF0RM](#))
3. 《KE17Z数据手册》 ([KE1XZP100M96SF0](#))
4. 《KE15Z数据手册》 ([KE1XZP100M72SF0](#))
5. 可通过以下网址获取的文档：<https://www.nxp.com.cn/design/design-center/development-boards-and-designs/general-purpose-mcus/frdm-development-board-for-96-mhz-ke17z-ke13z-ke12z-with-512-kb-flash-mcus:FRDM-KE17Z512#documentation>

11 缩略语

表35列出并解释了本文中使用的缩略语。

表35. 缩略语

术语	说明
AWIC	异步唤醒中断控制器
ADC	模数转换器
BME	位操作引擎
CLK	时钟
DIO	数据输入/输出
FAC	闪存访问控制
FMC	闪存控制器
FTM	FlexTimer
LPI2C	低功耗内部集成电路 (I2C)
LPUART	低功耗通用异步收发器
MCU	微控制器单元
MMDVSQ	内存映射除法和平方根模块
NMI	不可屏蔽中断
MCU-Link	恩智浦单一、统一的调试探针架构，适用于恩智浦所有基于通用Arm Cortex-M的MCU。
PDB	可编程延迟块
PWM	脉宽调制
PWT	脉宽定时器
RTC	实时时钟
SWD	串行线调试
TSI	触摸感应输入
UART	通用异步收发器
DNP	不安装

12 修订历史

[表36](#)汇总了本文的修订情况。

表36. 修订历史

文档ID	发布日期	说明
AN14202 V1.0	2024年5月7日	首次公开发布

Legal information

Definitions

Draft — A draft status on a document indicates that the content is still under internal review and subject to formal approval, which may result in modifications or additions. NXP Semiconductors does not give any representations or warranties as to the accuracy or completeness of information included in a draft version of a document and shall have no liability for the consequences of use of such information.

Disclaimers

Limited warranty and liability — Information in this document is believed to be accurate and reliable. However, NXP Semiconductors does not give any representations or warranties, expressed or implied, as to the accuracy or completeness of such information and shall have no liability for the consequences of use of such information. NXP Semiconductors takes no responsibility for the content in this document if provided by an information source outside of NXP Semiconductors.

In no event shall NXP Semiconductors be liable for any indirect, incidental, punitive, special or consequential damages (including - without limitation - lost profits, lost savings, business interruption, costs related to the removal or replacement of any products or rework charges) whether or not such damages are based on tort (including negligence), warranty, breach of contract or any other legal theory.

Notwithstanding any damages that customer might incur for any reason whatsoever, NXP Semiconductors' aggregate and cumulative liability towards customer for the products described herein shall be limited in accordance with the Terms and conditions of commercial sale of NXP Semiconductors.

Right to make changes — NXP Semiconductors reserves the right to make changes to information published in this document, including without limitation specifications and product descriptions, at any time and without notice. This document supersedes and replaces all information supplied prior to the publication hereof.

Suitability for use — NXP Semiconductors products are not designed, authorized or warranted to be suitable for use in life support, life-critical or safety-critical systems or equipment, nor in applications where failure or malfunction of an NXP Semiconductors product can reasonably be expected to result in personal injury, death or severe property or environmental damage. NXP Semiconductors and its suppliers accept no liability for inclusion and/or use of NXP Semiconductors products in such equipment or applications and therefore such inclusion and/or use is at the customer's own risk.

Applications — Applications that are described herein for any of these products are for illustrative purposes only. NXP Semiconductors makes no representation or warranty that such applications will be suitable for the specified use without further testing or modification.

Customers are responsible for the design and operation of their applications and products using NXP Semiconductors products, and NXP Semiconductors accepts no liability for any assistance with applications or customer product design. It is customer's sole responsibility to determine whether the NXP Semiconductors product is suitable and fit for the customer's applications and products planned, as well as for the planned application and use of customer's third party customer(s). Customers should provide appropriate design and operating safeguards to minimize the risks associated with their applications and products.

NXP Semiconductors does not accept any liability related to any default, damage, costs or problem which is based on any weakness or default in the customer's applications or products, or the application or use by customer's third party customer(s). Customer is responsible for doing all necessary testing for the customer's applications and products using NXP Semiconductors products in order to avoid a default of the applications and the products or of the application or use by customer's third party customer(s). NXP does not accept any liability in this respect.

Terms and conditions of commercial sale — NXP Semiconductors products are sold subject to the general terms and conditions of commercial sale, as published at <https://www.nxp.com.cn/profile/terms>, unless otherwise agreed in a valid written individual agreement. In case an individual agreement is concluded only the terms and conditions of the respective agreement shall apply. NXP Semiconductors hereby expressly objects to applying the customer's general terms and conditions with regard to the purchase of NXP Semiconductors products by customer.

Export control — This document as well as the item(s) described herein may be subject to export control regulations. Export might require a prior authorization from competent authorities.

Suitability for use in non-automotive qualified products — Unless this document expressly states that this specific NXP Semiconductors product is automotive qualified, the product is not suitable for automotive use. It is neither qualified nor tested in accordance with automotive testing or application requirements. NXP Semiconductors accepts no liability for inclusion and/or use of non-automotive qualified products in automotive equipment or applications.

In the event that customer uses the product for design-in and use in automotive applications to automotive specifications and standards, customer (a) shall use the product without NXP Semiconductors' warranty of the product for such automotive applications, use and specifications, and (b) whenever customer uses the product for automotive applications beyond NXP Semiconductors' specifications such use shall be solely at customer's own risk, and (c) customer fully indemnifies NXP Semiconductors for any liability, damages or failed product claims resulting from customer design and use of the product for automotive applications beyond NXP Semiconductors' standard warranty and NXP Semiconductors' product specifications.

Translations — A non-English (translated) version of a document, including the legal information in that document, is for reference only. The English version shall prevail in case of any discrepancy between the translated and English versions.

Security — Customer understands that all NXP products may be subject to unidentified vulnerabilities or may support established security standards or specifications with known limitations. Customer is responsible for the design and operation of its applications and products throughout their lifecycles to reduce the effect of these vulnerabilities on customer's applications and products. Customer's responsibility also extends to other open and/or proprietary technologies supported by NXP products for use in customer's applications. NXP accepts no liability for any vulnerability. Customer should regularly check security updates from NXP and follow up appropriately.

Customer shall select products with security features that best meet rules, regulations, and standards of the intended application and make the ultimate design decisions regarding its products and is solely responsible for compliance with all legal, regulatory, and security related requirements concerning its products, regardless of any information or support that may be provided by NXP.

NXP has a Product Security Incident Response Team (PSIRT) (reachable at PSIRT@nxp.com) that manages the investigation, reporting, and solution release to security vulnerabilities of NXP products.

NXP B.V. — NXP B.V. is not an operating company and it does not distribute or sell products.

Trademarks

Notice: All referenced brands, product names, service names, and trademarks are the property of their respective owners.

NXP — wordmark and logo are trademarks of NXP B.V.

AMBA, Arm, Arm7, Arm7TDMI, Arm9, Arm11, Artisan, big.LITTLE, Cordio, CoreLink, CoreSight, Cortex, DesignStart, DynamIQ, Jazelle, Keil, Mali, Mbed, Mbed Enabled, NEON, POP, RealView, SecurCore, Socrates, Thumb, TrustZone, ULINK, ULINK2, ULINK-ME, ULINK-PLUS, ULINKpro, μ Vision, Versatile — are trademarks and/or registered trademarks of Arm Limited (or its subsidiaries or affiliates) in the US and/or elsewhere. The related technology may be protected by any or all of patents, copyrights, designs and trade secrets. All rights reserved.

Kinetis — is a trademark of NXP B.V.

目录

1	介绍	2
1.1	性能对比.....	2
2	结构框图	4
3	内存	6
3.1	闪存.....	6
3.2	SRAM存储器.....	6
4	时钟分配	7
5	引脚分配	9
6	外设	10
6.1	触摸感应输入 (TSI)	10
6.1.1	KE17Z512和KE15Z256各型号的引脚分配.....	10
6.1.2	KE17Z512和KE15Z256不同部件的TSI模型比较....	13
6.2	PDB.....	14
6.3	ADC.....	14
6.4	CMP.....	16
6.5	FlexTimer.....	17
6.6	FlexIO.....	21
6.7	LPUART.....	22
6.8	SCI/UART.....	25
6.9	LPSPi.....	25
6.10	LPI2C.....	27
6.11	触发复用器.....	29
6.12	实时时钟 (RTC)	30
6.13	脉宽定时器 (PWT) 模块.....	31
6.14	时钟引脚.....	31
7	系统	33
7.1	复位和启动.....	33
7.2	MMDVDSQ.....	33
7.3	BME.....	34
8	软件	35
8.1	SDK驱动程序.....	35
8.1.1	启动文件.....	35
8.1.2	链接器文件.....	36
9	结论	37
10	参考资料	38
11	缩略语	39
12	修订历史	40
	法律声明.....	41

Please be aware that important notices concerning this document and the product(s) described herein, have been included in section 'Legal information'.

© 2024 NXP B.V.

All rights reserved.

For more information, please visit: <https://www.nxp.com.cn>

Date of release: 7 May 2024
Document identifier: AN14202