

AN13847

RT1180 时钟和低功耗特性

Rev. 1 — 2024年5月27日

应用笔记

文档信息

信息	内容
关键词	AN13847, RT1180, 低功耗, 唤醒, debug, 技巧
摘要	本文档不但讨论了 RT1180 的时钟和低功耗特性，而且还介绍了一些 debug 和应用技巧来应对低功耗情况下的开发。



1 介绍

i.MX RT 系列跨界 MCU 是 EdgeVerse 边缘计算平台的一部分，以高性价比提供 Arm Cortex-M 内核、高性能实时功能和 MCU。i.MX RT1180 跨界 MCU 系列包括千兆时间敏感网络 (TSN) 交换机，支持实时丰富的网络集成，可处理时间敏感和工业实时通信。i.MX RT1180 支持多种协议，桥接实时以太网和 Industry 4.0 系统之间的通信。该系列集成先进的 EdgeLock 安全区域，基于 800 MHz Cortex-M7 和 240 MHz Cortex-M33 双核架构，可实现设计灵活性。

本文档不但讨论了 RT1180 的时钟和低功耗特性，而且还介绍了一些 debug 和应用技巧来应对低功耗情况下的开发。

2 RT1180 电源域

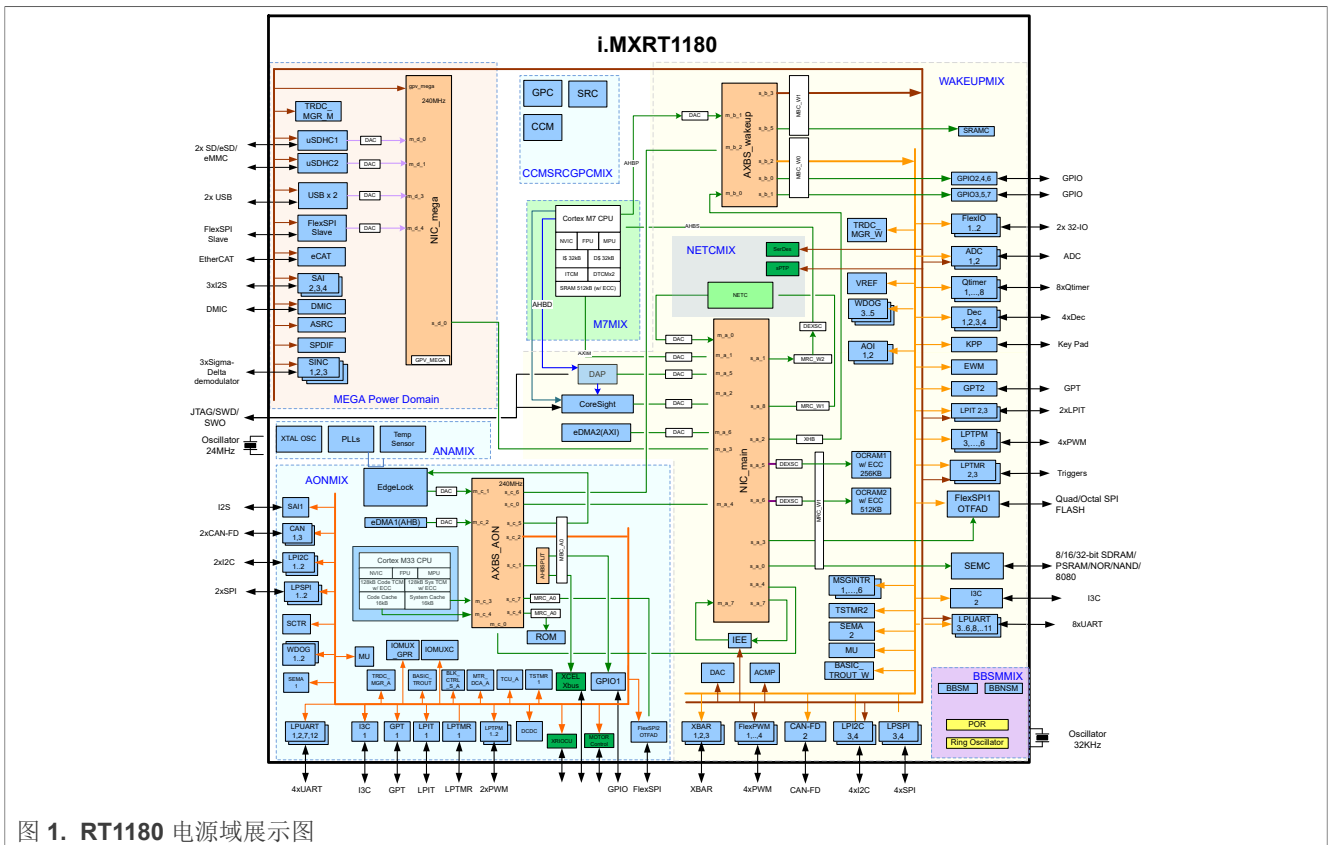


图 1. RT1180 电源域展示图

RT1180 的外部设备根据特性和功能分配到不同的电源域，它们是 M7 platform MIX，CM33 platform MIX，AON MIX，WAKEUP MIX，MEGA MIX，NETC MIX，和 BBSM MIX。

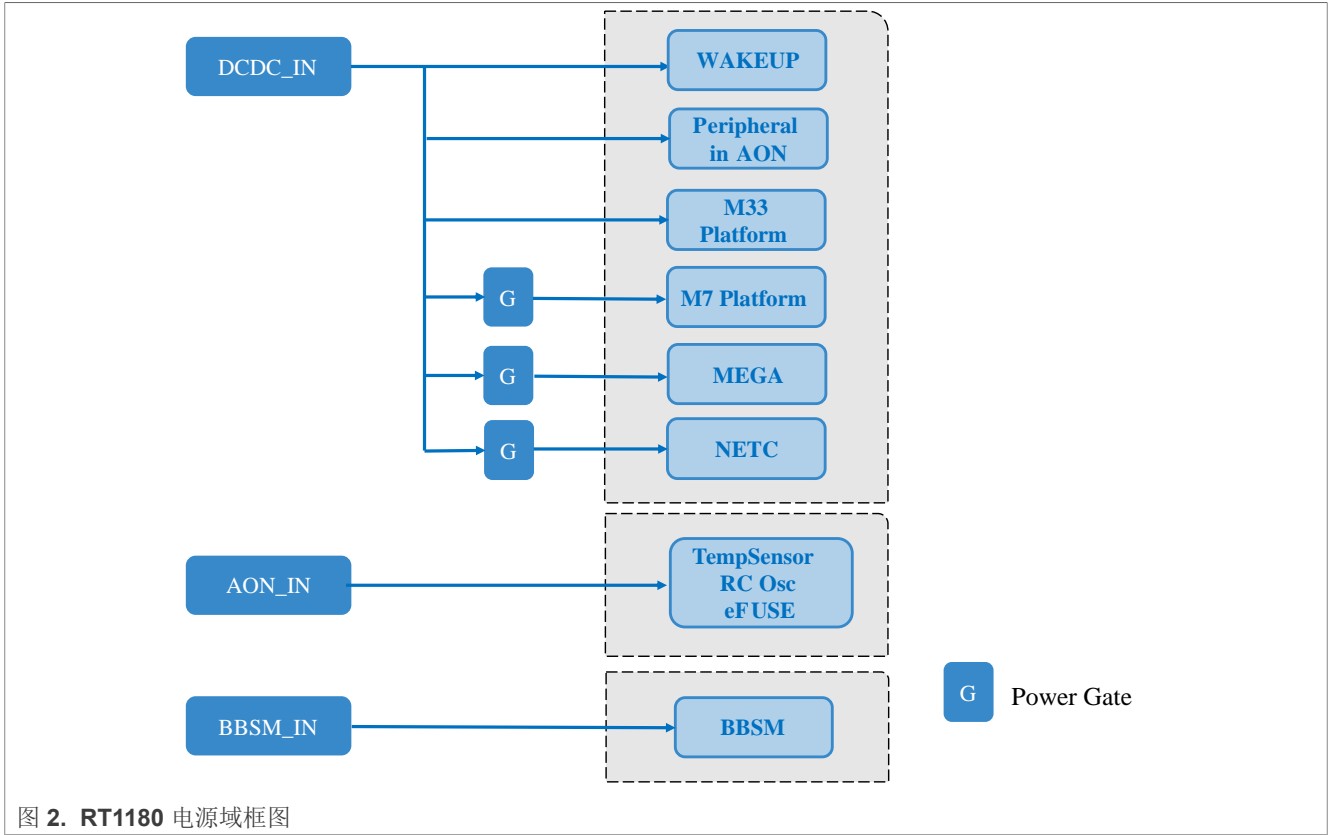


图 2. RT1180 电源域框图

如 图 1 所示，对于 WAKEUP MIX、AON MIX 中的外设、M33 Platform、M7 Platform、MEGA MIX 和 NETC MIX 中的外设均由 DCDC 供电。但有一点不同，WAKEUP MIX、AON 域中的外设和 M33 Platform 直接由 DCDC 供电且与 DCDC 之间没有电源开关，而其它部分与 DCDC 之间有电源开关可以进行控制。对于温度传感器、RC OSC 和 eFuse，它们由 AON_IN 供电，没有电源开关。对于 BBSM 域，由 BBSM_IN 供电。

表 1. 不同电源域的外设列表

Domain	Description
CM33	The Cortex-M33 core, cache, 256 kB TCM, and other peripherals.
CM7	The Cortex-M7 core, cache, 512 kB TCM, and other peripherals.
WAKEUP	SRAMC, GPIO2, GPIO3, GPIO4, GPIO5, GPIO6, GPIO7, FlexIO1, FlexIO2, ADC1, ADC2, Qtimer1, Qtimer2, Qtimer3, Qtimer4, Qtimer5, Qtimer6, Qtimer7, Qtimer8, DEC1, DEC2, DEC3, DEC4, KPP, EWM, GPT2, LPIR2, LPIT3, LPTPM3, LPTPM4, LPTPM5, LPTPM6, LPTMR2, LPTMR3, FlexSPI1, SEMC, I3C2, LPUART3, LPUART4, LPUART5, LPUART6, LPUART8, LPUART9, LPUART10, LPUART11, LPSPi3, LPSPi4, LPI2C3, LPI2C4, CAN-FD2, FlexPWM1, FlexPWM2, FlexPWM3, FlexPWM4, XBAR1, XBAR2, XBAR3, VREF, WDOG3, WDOG4, WDOG5, AOI1, AOI2, OCRAM1, OCRAM2, MSGINTR1, MSGINTR2, MSGINTR3, MSGINTR4, MSGINTR5, MSGINTR6, TSTMR2, SEMA2, MU, ACMP, DAC, IEE, eDMA2
AON	SAI1, CAN1, CAN3, LPI2C1, LPI2C2, SCTR, WDOG1, WDOG2, SEMA1, LPUART1, LPUART2, LPUART7, LPUART12, I3C1, GPT1, LPIT1, LPTMR1, LPTPM1, LPTPM2, GPIO1, FlexSPI2, TSTMR, TRDC_MGR_A, MU, eDMA1
MEGA	uSDHC1, uSDHC2, USB_OTG1, USB_OTG2, FlexSPI Slave, EhterCAT, SAI2, SAI3, SAI4, DMIC, ASRC, SPDIF, SINC1, SINC2, SINC3
NETC	NETC, gPTP

3 RT1180 电源状态

两种电源状态可用于描述 RT1180 的电源状态，分别是 CPU 模式和系统休眠模式（System Sleep，缩写为 SS）。以下给出了几个例子：

- Run Mode, No SS
- Stop Mode, SS
- Suspend Mode, NO SS

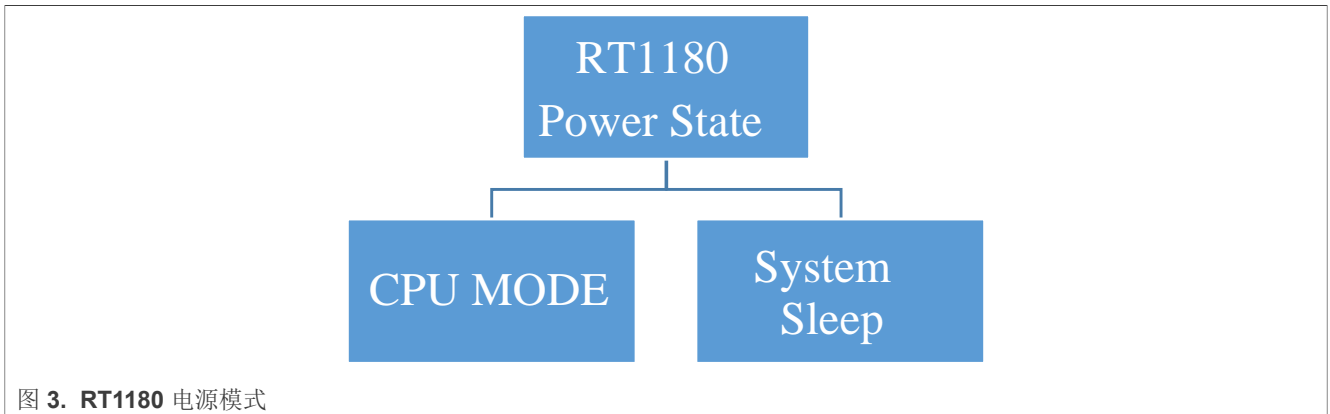


图 3. RT1180 电源模式

3.1 CPU 模式

每一个 CPU 平台都有它自己的电源模式。RT1180 的 CPU 模式有四种：Run, Wait, Stop 和 Suspend。表 2 给出了这四种模式的不同。

表 2. CPU 四种模式的区别

Power mode	CPU	CPU clock	CM33 power	CM7 power	On-platform peripheral	Exit time latency
RUN	RUN	ON	ON	ON	ON	—
WAIT	WFI/WFE	OFF	ON	ON ^[1]	ON	Extremely short
STOP	WFI/WFE	OFF	ON	ON ^[1]	ON	Short
SUSPEND	WFI/WFE	OFF	ON	OFF ^[1]	OFF	Long
NOTE	在 CPU platform 的外设的电源状态与 CPU platform 的电源状态相同。这表示了比如在 M7 平台上有一个 fast GPIO，通常情况下 GPIO 是可以作为整个系统的唤醒源，但是如果 CPU 进入了断电模式（比如在 Suspend 模式下），fast GPIO 就不可以作为唤醒源了。					

[1] 可以通过SRC设置。

从 CPU 方面来说，最大的区别就是 CPU 的状态。除了 Run 模式，CPU 会进入 WFI 或者 WFE 模式然后等待唤醒信号，同时，CPU 的时钟和电源都会进入对应的的模式，这些都会影响唤醒时间。在 Suspend 模式下，CPU 会关闭电源，然后导致需要花比 Wait 和 Stop 模式更多的时间去唤醒芯片。

3.2 系统休眠模式 System Sleep (SS)

系统休眠模式是一种低功耗模式，在 CPU 模式之外具有独特的设置。当系统处于休眠模式时，系统休眠模式通过以下操作达到更省电的目的：

- 模拟器件，例如 LDO、BG 等部分进入 STBY 状态。
- DCDC 可以降低工作电压。
- DCDC 可以关闭内部的时钟。
- 除了唤醒源其他的系统都停止。

系统休眠模式与所有 CPU 平台的状态有关。GPC 中的系统休眠控制器维护系统休眠顺序。只有当所有 CPU 平台都发送系统休眠请求时，系统才进入系统休眠模式。

在进入系统休眠模式之前，两个 CPU 都要进入低功耗模式，它们可以是 Wait, Stop 或者 Suspend 模式。如果任意一个 CPU 没有进入低功耗模式，那么芯片就不会进入系统休眠模式。系统休眠的要求只是两个 CPU 都进入低功耗状态而不关心具体进入的是哪个低功耗模式。

理论上来说，WAIT 模式同样可以进入系统休眠模式。但一般而言，WAIT 模式通常仅关闭 CPU 的时钟，其他的外设例如内部总线，DMA 等仍然可以正常工作。但是系统休眠模式会停止内部的总线并且除了唤醒源之外的所有资源都停止工作。因此在 WAIT 模式下进入系统休眠模式是没有意义的。

4 调试与应用技巧

4.1 时钟输出 (Clock output)

有时候用户需要检查一个时钟或 PLL 是否正常工作，包括开启和关闭状态，在 Run mode 或者低功耗模式下的频率。时钟输出管脚可以解决这个问题，在 RT1180 中有两个输出管脚，CLKO1 和 CLKO2。这些管脚可以将时钟信号在管脚上输出后，使用示波器测量这些信息。所以，强烈推荐为这两个引脚增加测试焊盘用来确认时钟源的工作状态。

- CLKO1: GPIO_SD_B1_00
- CLKO2: GPIO_SD_B1_01

CLKO1 可以输出以下时钟：

- OscRc24M
- OscRc400M
- SysPll3Div2
- SysPll1Div2

CLKO2 可以输出以下时钟：

- OscRc24M
- OscRc400M
- SysPll1Div5
- ArmPllOut

因为管脚的最大输出频率有限，建议将时钟进行分频后输出。以 CLKO1 输出 SysPll1Div2 为例：

1. 初始化管脚：

```
IOMUXC_SetPinMux(IOMUXC_GPIO_SD_B1_00_CCM_CLKO1, 0U);
```

2. 设置一个时钟源和分频系数，SysPll1Div2 工作在 500 MHz，是一个较高的工作频率，这意味着要选择一个合适的分频系数。

```
rootCfg.mux = 3; //Select SysPll1Div2 as the clock source  
rootCfg.div = 20; // Division factor is 20
```

```
CLOCK_SetRootClock(kCLOCK_Root_Ck01, &rootCfg);
```

3. 如果 SysPll1Div2 已经使能开启，输出的波形可以通过示波器监测到。

4.2 时钟观测器 (Clock observer)

RT1180 有一个时钟观测器，它就像示波器一样可以检测时钟的频率。这个功能在开发与低功耗相关的应用时非常有用。

```
void PrintSystemClocks(void);
```

这个 API 可以打印 M33_Clock_Root, M7_Clock_Root, EDGELOCK_Clock_Root, BUS_AON_Clock_Root, BUS_WAKEUP_Clock_Root, 和 BUS_AXI_Clock_Root 的频率。

下面的 API 可以用来获取更多不同时钟源的运行频率信息：

```
uint32_t CLOCK_GetFreqFromObs(uint32_t obsSigIndex, uint32_t obsIndex)
```

以 Audio PLL 为例：

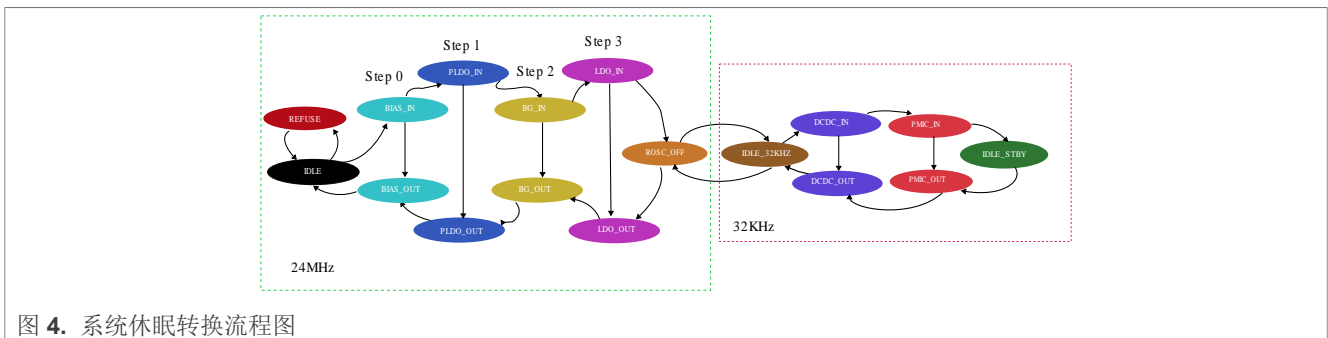
```
CLOCK_GetFreqFromObs(CCM_OBS_PLL_AUDIO_OUT, 0);
```

Audio PLL 的频率可以通过这个 API 获得。

注：

- 时钟观测器使用 32 K 时钟作为参考时钟源，因此当外部 RTC 晶振没有被使用时，时钟观测器的测量结果将不准确。
- 时钟观测器仅用于 debug 目的，不能作为工程应用使用。
- 时钟观测器有两个模块，因此为避免发生问题，建议每个 CPU 使用固定的一个模块。例如CM33 一直使用模块 0，CM7 一直使用模块 1。

4.3 芯片是否进入了系统休眠模式？



如果所有 CPU 都处于低功耗状态并且它们都请求系统休眠模式，则会触发系统休眠序列。SSC 中有两个状态机：第一个在 24MHz ROSC 时钟域，第二个在 32 KHz 时钟域。第一个 SSC 状态机在 CMC 发送系统休眠请求时启动，它查看所有 CMC 系统休眠状态，如果任何 CPU 平台不处于休眠模式或不允许系统休眠，则该系统休眠请求将被拒绝。当此状态机转换为 ROSC_OFF 并且没有唤醒请求时，第二个状态机启动。在 24 MHz 的状态机中，第 0 步是 BIAS，第 1 步是 PLDO，第 2 步是 BANDGAP，第 3 步是 LDO。

如 图 4 所示，系统休眠进程的最后一步是 PMIC_IN，这表示当 PMIC_IN 进入了系统休眠，整个进程就完成了。PMIC_STBY_REQ 管脚可以指示 PMIC 已经进入了系统休眠。当系统进入了系统休眠模式的时候，PPC 会

给 `PMIC_STBY_REQ` 发出一个信号，接着这个引脚会输出一个高电平信号。因此，这个管脚可以用于检测芯片是否进入了系统休眠模式。需要注意的是，如果有电阻或者设备连接到了这个管脚，将会产生额外的功耗作用在 `BBSM_IN` 上。

4.4 唤醒源的配置

在执行低功耗模式指令 `WFI` 之前，唤醒源需要被配置。唤醒源可以在低功耗模式下唤醒芯片。假设握手完成，外设已经完成初始化，用 `GPIO` 和 `GPT` 作为唤醒源的例子来说。

4.4.1 配置 `GPIO` 作为唤醒源

```
/* Enable GPIO pin interrupt */
GPIO_EnableInterrupts(APP_WAKEUP_BUTTON_GPIO, 1U << APP_WAKEUP_BUTTON_GPIO_PIN);
/* Enable the Interrupt */
EnableIRQ(APP_WAKEUP_BUTTON_IRQ);
/* Mask all interrupt first */
GPC_DisableAllWakeupSource(GPC_CPU_MODE_CTRL);
/* Enable GPC interrupt */
GPC_EnableWakeupSource(APP_WAKEUP_BUTTON_IRQ);
```

图 5. 配置 `GPIO` 为唤醒源

若要配置 `GPIO` 作为唤醒源，一共有 4 步：

1. 使能管脚中断。
2. 使能 `GPIO IRQ`。
3. 关闭所有在 `GPC` 中的唤醒源。
4. 使能在 `GPC` 中的 `GPIO` 作为唤醒源。

4.4.2 配置 `GPT` 计时器作为唤醒源

```
/* Enable GPT Output Compare1 interrupt */
GPT_EnableInterrupts(EXAMPLE_GPT, kGPT_OutputCompare1InterruptEnable);

/* Enable at the Interrupt */
EnableIRQ(GPT_IRQ_ID);
GPC_DisableAllWakeupSource(GPC_CPU_MODE_CTRL);
/* Enable GPC interrupt */
GPC_EnableWakeupSource(GPT_IRQ_ID);
```

图 6. 配置 `GPT` 作为唤醒源

若要配置 `GPT` 计时器作为唤醒源，一共有 4 步：

1. 使能 `GPT` 输出比较中断。
2. 使能 `GPT IRQ`。
3. 关闭所有在 `GPC` 的唤醒源。
4. 使能 `GPC` 中的 `GPT` 作为唤醒源。

4.5 为什么芯片不能进入低功耗模式？

CPU 不能进入低功耗模式的大部分情况是因为存在中断挂起（a pending interrupt）。中断挂起会阻止 GPC 进入低功耗模式。以下有一些方法来检查是否有中断挂起。

- CM_IRQ_WAKEUP_STAT_x 在 GPC 寄存器中。
x 表示 CM_IRQ_WAKEUP_STAT 寄存器的系数。在 GPC 中总共有 8 个寄存器。也就是说在双核系统中，16 个 CM_IRQ_WAKEUP_STAT 寄存器需要检查，在单核系统中，8 个寄存器需要被检查。
- CM_NON_IRQ_WAKEUP_STAT 在 GPC 寄存器中。
当一个 debugger 连接到一个芯片，它可能会产生一个中断挂起去阻止芯片进入低功耗模式。

通过这些寄存器可以检查系统是否进入了低功耗模式，如果中断挂起出现了：

1. 找到是哪个操作或者外设产生了这个中断。
2. 然后关闭和清零这个中断状态。

另一个可能阻止系统进入低功耗模式的是握手（Handshake）。如果用轮询的方法来检查握手，系统也可能因为握手一直没有完成而不能进入低功耗状态。

4.6 如何进入 BBSM 模式？

BBSM 模式将通过关闭外部 DCDC 的方法，关闭除了 BBSM 域外所有的电源域。使用软件方法或者硬件方法都可以进入 BBSM 模式。

- 软件模式：

```
BBNSM->BBNSM_CTRL |= BBNSM_BBNSM_CTRL_TOSP_MASK;
```

- 硬件模式：

按住 **ONOFF** 按钮大约 5 秒。芯片会进入 BBSM 模式。

4.7 如何从 BBSM 模式中唤醒芯片？

可以在 BBSM 模式下产生中断的外设可以作为 BBSM 模式的唤醒源。例如，唤醒管脚（Wake Up Pin）它是在 BBSM 模式下用于唤醒系统的专用引脚。当 WAKUP PIN 检测到一个高电平时，则会产生一个中断，进而唤醒系统。RTC 也可以在 BBSM 模式下唤醒系统。

ONOFF 按钮是 BBSM 模式中的另一个唤醒源。按住 **ONOFF** 可以唤醒芯片。

4.8 在低功耗模式下外设的状态

通常一个外设需要在两个基本条件下工作，时钟和供电。这个两个条件可以判断一个外设是否能在低耗能模式下工作。下面是一个简单检查方法。

4.8.1 时钟

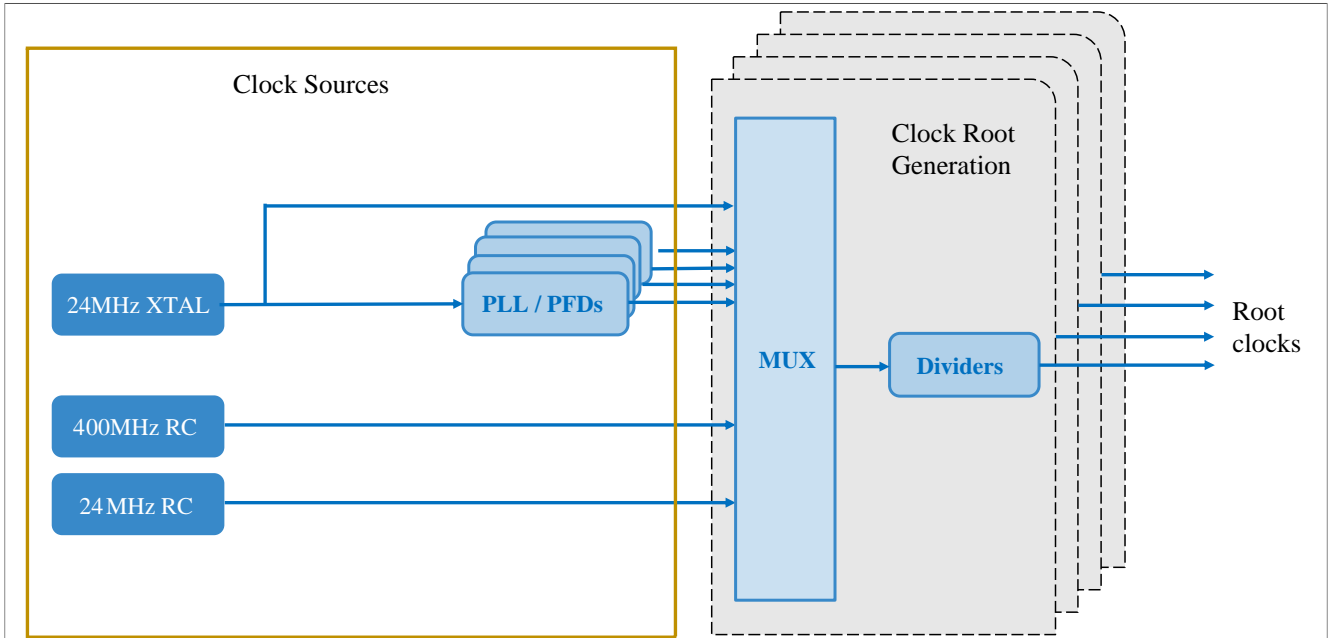


图 7. 时钟源和时钟根

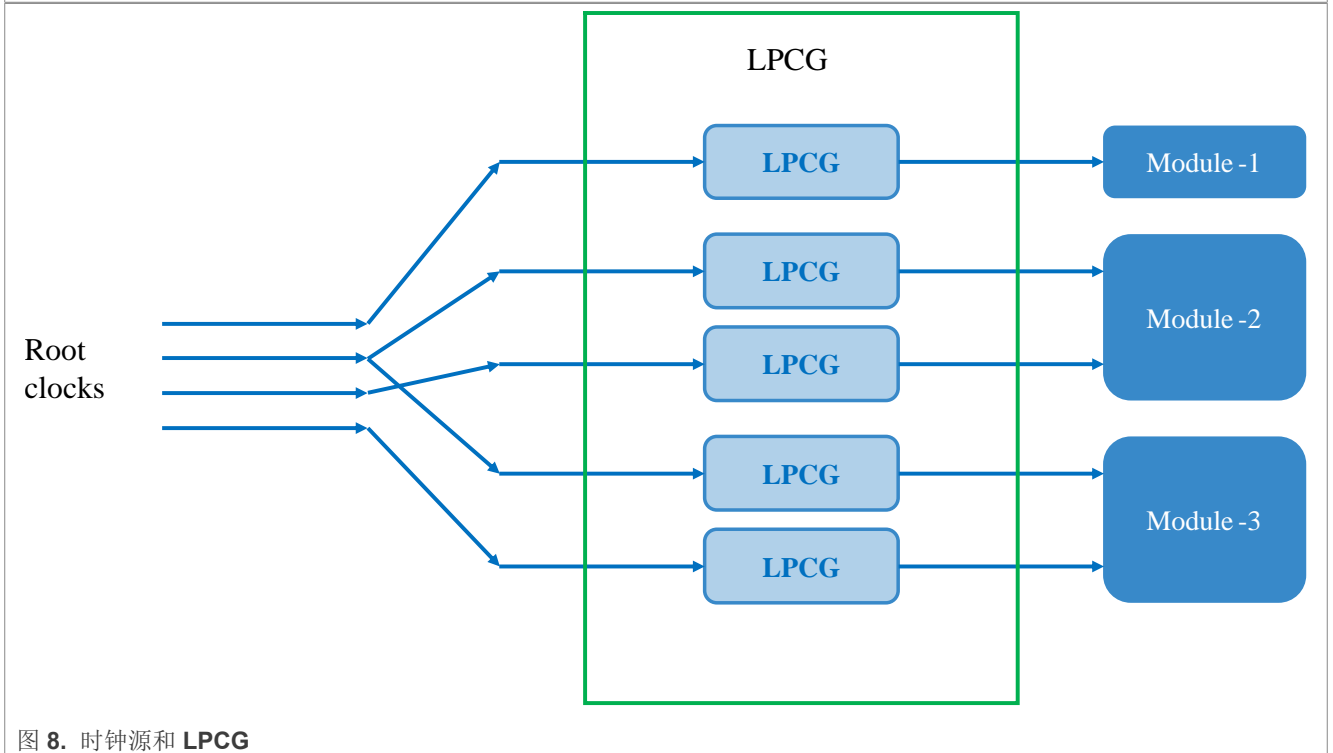


图 8. 时钟源和 LPCG

如 图 7 和 图 8 所示，整个时钟包含三部分，Clock Source，Clock Root 和 LPCG。为了确保外设的时钟可用，这三个部分需要正常工作。

4.8.1.1 时钟源 (Clock source)

在 RT1180 中有若干个时钟源，通常时钟源工作在 CPU mode 模式，受 CPU Mode 的状态控制。因此，第一步需要检查被外设所用的时钟在当前的 CPU 模式下是否被打开。如果需要在系统休眠模式中，通常所有的时钟源都要被关闭以获得最少的电量消耗。在系统休眠模式下，能够产生异步中断的外设同样可以作为一个唤醒源。比如 LPUART, LPIIC 或 LPSPI，对于这种情况，可以使用 RC24M 作为时钟源。

除此之外，一些外设可以使用 32 K 作为时钟源，像 GPT, RTC 和 WDOG，32 K 是一个在任何模式都可以正常工作的时钟，这表示着这些外设可以在任何模式下工作。这就是第一步，检查时钟源是否可用。

4.8.1.2 时钟根 (Clock root)

时钟根 (Clock root) 用来为外设选择一个时钟源。所有的时钟根都被 SW 控制。所以第二步就是使能时钟根，选择一个时钟源和设定一个合适频率的分频系数。

4.8.1.3 LPCG

LPCG 是一个在时钟根和外设之间的 gate。对于外设作为唤醒源的情况，LPCG 总是被 CPU 电源模式控制，以下是配置的情况：

- 在任何模式下均不可用。
- 在 Run 模式可用。
- 在 Run, Wait 模式下可用。
- 在 Run, Wait, Stop 模式下可用。
- 在 Run, Wait, Stop 和 Suspend 模式下可用。

所以第三步是检查目标 CPU 模式和 LPCG 的设置。

4.8.2 外设的供电

在检查过外设时钟之后，还需要检查供电。RT1180 中的外设属于不同的域，所以如果一个电源域或者 MIX 被关闭，该域内的外设也会被断电。

4.9 如何确认 CPU 的状态

当开发低功耗应用时，通常需要确认 CPU 是否运行到了或曾经运行到了一个正确的 CPU 模式。GPC 中的 CPU0_CM_MODE_STAT 和 CPU1_CM_MODE_STAT 寄存器可以用来检查 CPU 当前的和之前的模式。

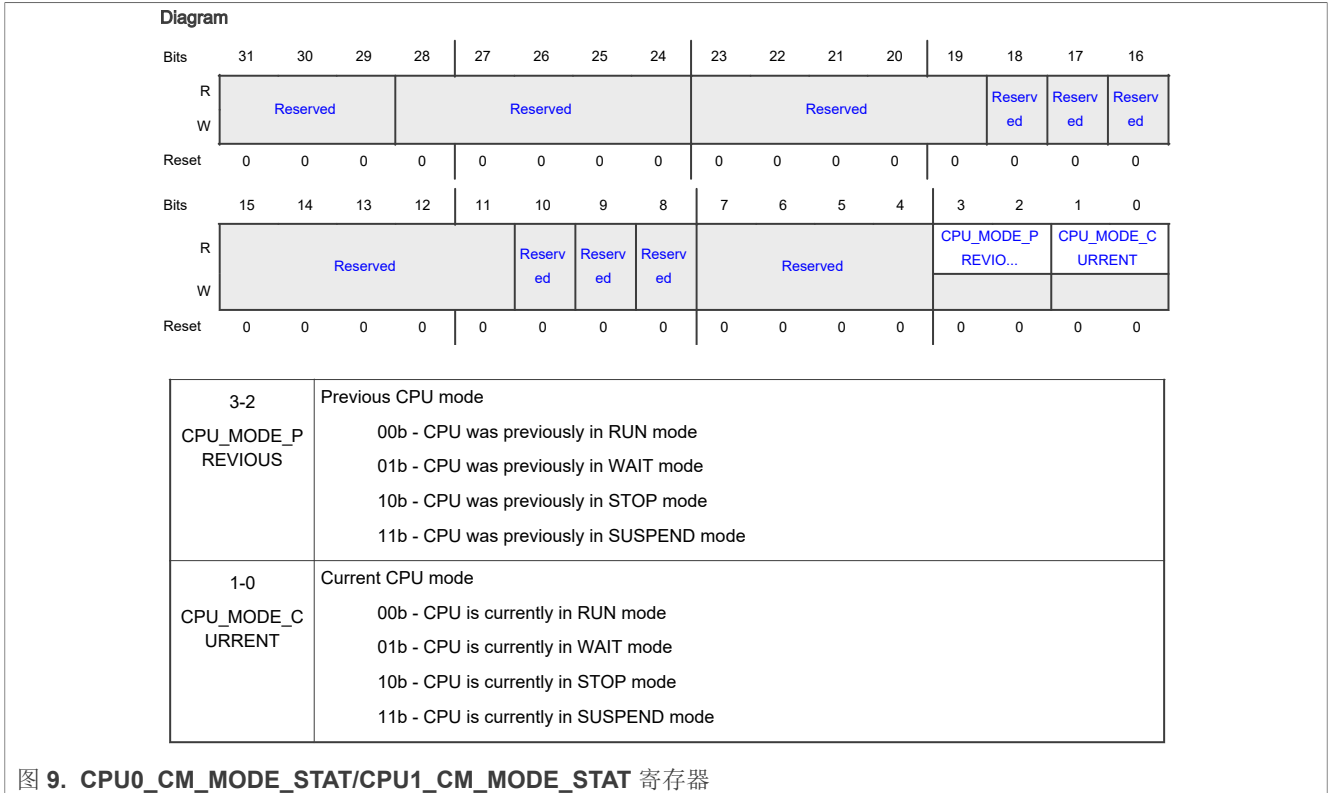


图 9. CPU0_CM_MODE_STAT/CPU1_CM_MODE_STAT 寄存器

这两个寄存器可以被 CM33 或者 CM7 访问。

使用下面的代码可以获取 CM33 当前和之前的 CPU 状态：

```
preCpuMode = GPC_CM_GetPreviousCpuMode(kGPC_CPU0);
curCpuMode = GPC_CM_GetCurrentCpuMode(kGPC_CPU0);
PRINTF("M33 previous CPU mode is %s\r\n", GET_CPU_MODE_NAME(preCpuMode));
PRINTF("M33 current CPU mode is %s\r\n", GET_CPU_MODE_NAME(curCpuMode));
```

使用下面的代码可以获取 CM7 当前和之前的 CPU 状态：

```
preCpuMode = GPC_CM_GetPreviousCpuMode(kGPC_CPU1);
curCpuMode = GPC_CM_GetCurrentCpuMode(kGPC_CPU1);
PRINTF("M7 previous CPU mode is %s\r\n", GET_CPU_MODE_NAME(preCpuMode));
PRINTF("M7 current CPU mode is %s\r\n", GET_CPU_MODE_NAME(curCpuMode));
```

4.10 复位后跳转到指定地址运行

当芯片从 Suspend 模式被唤醒时，需要复位。当芯片被唤醒后，它可以跳转到指定的地址运行。CM33 和 CM7 都支持这个功能。以 CM7 为例：

```
/*
 0x20000 is the vector table base address
 0x20100 is the SP after reset
*/
*(uint32_t *) (0x20000) = 0x20100;

/*
The value in 0x20004 is the PC after reset
```

```
*/
*(uint32_t *) (0x20004) = ((uint32_t) test);
BLK_CTRL_S_AONMIX->M7_CFG &= ~BLK_CTRL_S_AONMIX_M7_CFG_INITVTOR_MASK;
BLK_CTRL_S_AONMIX->M7_CFG |= BLK_CTRL_S_AONMIX_M7_CFG_INITVTOR(0x20000>>7);

void test()
{
    while(1)
    {
        SDK_DelayAtLeastUs(1000000U, SystemCoreClock);
        RGPIOPortToggle(RGPIOP4, 1u << 27);
    }
}
```

要实现这个函数，需要三个条件：

- 跳转地址需要与 0x80 字节对齐。这是由 Arm 核决定的。
- 跳转地址的内存或外设需要通电或者在保持模式，这里的内存通常指 RAM。当内存关闭的时候，数据就会丢失。对于外设，是指 FlexSPI，如果 Flex SPI 关闭了，寄存器的配置就会丢失。当芯片被唤醒后，它会去获取 FlexSPI 的指令，但是由于 FlexSPI 还没有初始化，芯片就会产生一个死锁复位（Lockup reset）然后从 image entry address 开始运行。
- 例程代码中的地址应该是没有使用过的内存地址。

5 Note about the source code in the document

Example code shown in this document has the following copyright and BSD-3-Clause license:

Copyright 2024 NXP Redistribution and use in source and binary forms, with or without modification, are permitted provided that the following conditions are met:

1. Redistributions of source code must retain the above copyright notice, this list of conditions and the following disclaimer.
2. Redistributions in binary form must reproduce the above copyright notice, this list of conditions and the following disclaimer in the documentation and/or other materials must be provided with the distribution.
3. Neither the name of the copyright holder nor the names of its contributors may be used to endorse or promote products derived from this software without specific prior written permission.

THIS SOFTWARE IS PROVIDED BY THE COPYRIGHT HOLDERS AND CONTRIBUTORS "AS IS" AND ANY EXPRESS OR IMPLIED WARRANTIES, INCLUDING, BUT NOT LIMITED TO, THE IMPLIED WARRANTIES OF MERCHANTABILITY AND FITNESS FOR A PARTICULAR PURPOSE ARE DISCLAIMED. IN NO EVENT SHALL THE COPYRIGHT HOLDER OR CONTRIBUTORS BE LIABLE FOR ANY DIRECT, INDIRECT, INCIDENTAL, SPECIAL, EXEMPLARY, OR CONSEQUENTIAL DAMAGES (INCLUDING, BUT NOT LIMITED TO, PROCUREMENT OF SUBSTITUTE GOODS OR SERVICES; LOSS OF USE, DATA, OR PROFITS; OR BUSINESS INTERRUPTION) HOWEVER CAUSED AND ON ANY THEORY OF LIABILITY, WHETHER IN CONTRACT, STRICT LIABILITY, OR TORT (INCLUDING NEGLIGENCE OR OTHERWISE) ARISING IN ANY WAY OUT OF THE USE OF THIS SOFTWARE, EVEN IF ADVISED OF THE POSSIBILITY OF SUCH DAMAGE.

6 修订记录

[表 3](#) 汇总了自初始版以来对本文档所做的更改。

表 3. 修订记录

文档号	日期	说明
AN13847_ZH v.1	2024 年 5 月 27 日	初次发布

Legal information

Definitions

Draft — A draft status on a document indicates that the content is still under internal review and subject to formal approval, which may result in modifications or additions. NXP Semiconductors does not give any representations or warranties as to the accuracy or completeness of information included in a draft version of a document and shall have no liability for the consequences of use of such information.

Disclaimers

Limited warranty and liability — Information in this document is believed to be accurate and reliable. However, NXP Semiconductors does not give any representations or warranties, expressed or implied, as to the accuracy or completeness of such information and shall have no liability for the consequences of use of such information. NXP Semiconductors takes no responsibility for the content in this document if provided by an information source outside of NXP Semiconductors.

In no event shall NXP Semiconductors be liable for any indirect, incidental, punitive, special or consequential damages (including - without limitation - lost profits, lost savings, business interruption, costs related to the removal or replacement of any products or rework charges) whether or not such damages are based on tort (including negligence), warranty, breach of contract or any other legal theory.

Notwithstanding any damages that customer might incur for any reason whatsoever, NXP Semiconductors' aggregate and cumulative liability towards customer for the products described herein shall be limited in accordance with the Terms and conditions of commercial sale of NXP Semiconductors.

Right to make changes — NXP Semiconductors reserves the right to make changes to information published in this document, including without limitation specifications and product descriptions, at any time and without notice. This document supersedes and replaces all information supplied prior to the publication hereof.

Suitability for use — NXP Semiconductors products are not designed, authorized or warranted to be suitable for use in life support, life-critical or safety-critical systems or equipment, nor in applications where failure or malfunction of an NXP Semiconductors product can reasonably be expected to result in personal injury, death or severe property or environmental damage. NXP Semiconductors and its suppliers accept no liability for inclusion and/or use of NXP Semiconductors products in such equipment or applications and therefore such inclusion and/or use is at the customer's own risk.

Applications — Applications that are described herein for any of these products are for illustrative purposes only. NXP Semiconductors makes no representation or warranty that such applications will be suitable for the specified use without further testing or modification.

Customers are responsible for the design and operation of their applications and products using NXP Semiconductors products, and NXP Semiconductors accepts no liability for any assistance with applications or customer product design. It is customer's sole responsibility to determine whether the NXP Semiconductors product is suitable and fit for the customer's applications and products planned, as well as for the planned application and use of customer's third party customer(s). Customers should provide appropriate design and operating safeguards to minimize the risks associated with their applications and products.

NXP Semiconductors does not accept any liability related to any default, damage, costs or problem which is based on any weakness or default in the customer's applications or products, or the application or use by customer's third party customer(s). Customer is responsible for doing all necessary testing for the customer's applications and products using NXP Semiconductors products in order to avoid a default of the applications and the products or of the application or use by customer's third party customer(s). NXP does not accept any liability in this respect.

Terms and conditions of commercial sale — NXP Semiconductors products are sold subject to the general terms and conditions of commercial sale, as published at <https://www.nxp.com/profile/terms>, unless otherwise agreed in a valid written individual agreement. In case an individual agreement is concluded only the terms and conditions of the respective agreement shall apply. NXP Semiconductors hereby expressly objects to applying the customer's general terms and conditions with regard to the purchase of NXP Semiconductors products by customer.

Export control — This document as well as the item(s) described herein may be subject to export control regulations. Export might require a prior authorization from competent authorities.

Suitability for use in non-automotive qualified products — Unless this document expressly states that this specific NXP Semiconductors product is automotive qualified, the product is not suitable for automotive use. It is neither qualified nor tested in accordance with automotive testing or application requirements. NXP Semiconductors accepts no liability for inclusion and/or use of non-automotive qualified products in automotive equipment or applications.

In the event that customer uses the product for design-in and use in automotive applications to automotive specifications and standards, customer (a) shall use the product without NXP Semiconductors' warranty of the product for such automotive applications, use and specifications, and (b) whenever customer uses the product for automotive applications beyond NXP Semiconductors' specifications such use shall be solely at customer's own risk, and (c) customer fully indemnifies NXP Semiconductors for any liability, damages or failed product claims resulting from customer design and use of the product for automotive applications beyond NXP Semiconductors' standard warranty and NXP Semiconductors' product specifications.

Translations — A non-English (translated) version of a document, including the legal information in that document, is for reference only. The English version shall prevail in case of any discrepancy between the translated and English versions.

Security — Customer understands that all NXP products may be subject to unidentified vulnerabilities or may support established security standards or specifications with known limitations. Customer is responsible for the design and operation of its applications and products throughout their lifecycles to reduce the effect of these vulnerabilities on customer's applications and products. Customer's responsibility also extends to other open and/or proprietary technologies supported by NXP products for use in customer's applications. NXP accepts no liability for any vulnerability. Customer should regularly check security updates from NXP and follow up appropriately. Customer shall select products with security features that best meet rules, regulations, and standards of the intended application and make the ultimate design decisions regarding its products and is solely responsible for compliance with all legal, regulatory, and security related requirements concerning its products, regardless of any information or support that may be provided by NXP.

NXP has a Product Security Incident Response Team (PSIRT) (reachable at PSIRT@nxp.com) that manages the investigation, reporting, and solution release to security vulnerabilities of NXP products.

NXP B.V. — NXP B.V. is not an operating company and it does not distribute or sell products.

Trademarks

Notice: All referenced brands, product names, service names, and trademarks are the property of their respective owners.

NXP — wordmark and logo are trademarks of NXP B.V.

AMBA, Arm, Arm7, Arm7TDMI, Arm9, Arm11, Artisan, big.LITTLE, Cordio, CoreLink, CoreSight, Cortex, DesignStart, DynamIQ, Jazelle, Keil, Mali, Mbed, Mbed Enabled, NEON, POP, RealView, SecurCore, Socrates, Thumb, TrustZone, ULINK, ULINK2, ULINK-ME, ULINK-PLUS, ULINKpro, μ Vision, Versatile — are trademarks and/or registered trademarks of Arm Limited (or its subsidiaries or affiliates) in the US and/or elsewhere. The related technology may be protected by any or all of patents, copyrights, designs and trade secrets. All rights reserved.

EdgeLock — is a trademark of NXP B.V.

EdgeVerse — is a trademark of NXP B.V.

i.MX — is a trademark of NXP B.V.

内容

1	介绍	2
2	RT1180 电源域	2
3	RT1180 电源状态	4
3.1	CPU 模式	4
3.2	系统休眠模式 System Sleep (SS)	4
4	调试与应用技巧	5
4.1	时钟输出 (Clock output)	5
4.2	时钟观测器 (Clock observer)	6
4.3	芯片是否进入了系统休眠模式?	6
4.4	唤醒源的配置	7
4.4.1	配置 GPIO 作为唤醒源	7
4.4.2	配置 GPT 计时器作为唤醒源	7
4.5	为什么芯片不能进入低功耗模式?	8
4.6	如何进入 BBSM 模式?	8
4.7	如何从 BBSM 模式中唤醒芯片?	8
4.8	在低功耗模式下外设的状态	8
4.8.1	时钟	9
4.8.1.1	时钟源 (Clock source)	10
4.8.1.2	时钟根 (Clock root)	10
4.8.1.3	LPCG	10
4.8.2	外设的供电	10
4.9	如何确认 CPU 的状态	10
4.10	复位后跳转到指定地址运行	11
5	Note about the source code in the document	12
6	修订记录	13
	Legal information	14

Please be aware that important notices concerning this document and the product(s) described herein, have been included in section 'Legal information'.

© 2024 NXP B.V.

All rights reserved.

For more information, please visit: <https://www.nxp.com>

Date of release: 2024年5月27日
Document identifier: AN13847_ZH